(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特期2001-57441 (P2001-57441A)

(43)公開日 平成13年2月27日(2001.2.27)

(51) Int.Cl.7

說別記号

H01L 33/00

FI

テーマコート*(参考)

H01L 33/00 21/205

5F041

21/205

5 F 0 4 5

審査請求 未請求 請求項の数31 〇L (全 34 頁)

(21)出顧番号

特願2000-89754(P2000-89754)

(22) 出顧日

平成12年3月28日(2000.3.%)

(31)優先権主張番号

特願平11-162985

(32) 優先日

平成11年6月9日(1999.6.9)

(33)優先権主張国

日本 (JP)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 古川和山

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝マイクロエレクトロニクスセン

ター内

(72)発明者 赤 池 康 彦

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝マイクロエレクトロニクスセン

ター内

(74)代理人 100064285

弁理士 佐藤 一雄 (外3名)

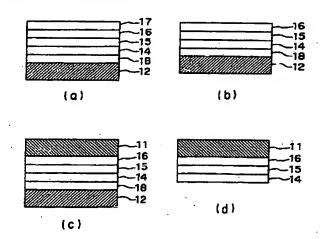
最終頁に続く

(54) 【発明の名称】 接着型半導体基板および半導体発光素子並びにこれらの製造方法

、(57)【要約】

【課題】 エピタキシャル成長層に直接かつ全面にわた って安定的に密着される接着型半導体基板および半導体 発光素子並びにこれらの製造方法を提供する。

【解決手段】 GaAs基板12上に組成式In,(G a_{1-y}A_{1y})_{1-x}Pで表される化合物半導体の混晶をエ ピタキシャル成長させ、N型クラッド層14(0.45 <x<0.50,0≤y≤1)と活性層15とP型クラ ッド層16とカバー層17とを有するエピウェーハを形 成する工程と、カバー層17をエッチングにて除去して P型クラッド層16の表面を露出させる工程と、P型ク ラッド層16の上に、鏡面加工されたGaP基板11 を、被鏡面加工面がP型クラッド層16に接するように 載置して室温にて一体的に接合させる工程と、熱処理を する工程と、GaAs基板12側からエッチング処理を 行いN型クラッド層14を露出させる工程と、N型クラ ッド層14の表面とGaP基板11の裏面に電極19を それぞれ形成する工程とを備える。



【特許請求の範囲】

【請求項1】第1の半導体基板上に形成された第1のエ ピタキシャル成長層と、

少なくとも片面が鏡面加工され、この被鏡面加工面、もしくはこの被鏡面加工面上に成長した第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、

前記第1のエピタキシャル成長層の熱膨張率は、前記第2の半導体基板の熱膨張率に近似する接着型半導体基板。

【請求項2】第1の半導体基板上に化合物半導体の混晶で形成された第1のエピタキシャル成長層であって、前記第1の半導体基板の格子定数と整合するように、前記混晶の組成比が選択されて形成されたエピタキシャル成長層と

少なくとも片面が鏡面加工され、この被鏡面加工面、もしくはこの被鏡面加工面上に成長した第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、前記第1の半導体基板は、GaAsから形成され、

前記第1のエピタキシャル成長層は、組成式 I_{n_x} (G $a_{1-y}A_{1y}$)_{1-x} P (0.45<x<0.50,0≤y≤1)で表される化合物半導体層を含み、

前記第2の半導体基板は、GaPから形成され、

前記第2のエピタキシャル成長層は、GaPを主成分と することを特徴とする接着型半導体基板。

【請求項3】第1の半導体基板上に化合物半導体の混晶で形成されたエピタキシャル成長層であって、前記第1の半導体基板の格子定数と整合するように、前記混晶の組成比が選択されて形成された第1のクラッド層と、前記第1のクラッド層の上に形成された活性層と、前記活性層の上に形成された第2のクラッド層とを含み、前記第1の半導体基板が除去された第1のエピタキシャル成長層と

主面が鏡面加工され、この被鏡面加工面、もしくはこの 被鏡面加工面に成長した第2のエピタキシャル成長層で 前記第1のエピタキシャル成長層に直接接合された第2 の半導体基板と、

前記第1のクラッド層の表面側と前記第2の半導体基板の裏面側に形成され、前記活性層に電流を供給する電極と、

を備え、

前記第1の半導体基板は、GaAsから形成され、前記第1のエピタキシャル成長層は、組成式 In_x ($Ga_{1-v}Al_v$)1-x Pで表され、

前記第1のクラッド層の前記組成式における組成比は、0.45 < x < 0.50、 $0 \le y \le 1$ であり、

前記第2の半導体基板は、GaPから形成され、

前記第2のエピタキシャル成長層は、GaPを主成分とすることを特徴とする半導体発光素子。

【請求項4】前記第1のエピタキシャル成長層の熱膨張率は、前記第2の半導体基板の熱膨張率に近似することを特徴とする請求項3に記載の半導体発光素子。

【請求項5】第1の半導体基板上に半導体結晶をエピタキシャル成長させて第1のエピタキシャル成長層を形成する第1の工程と、

前記第1のエピタキシャル成長層の表面の汚染物および 異物を除去する第2の工程と、

前記第2の工程により汚染物および異物が除去された前記第1のエピタキシャル成長層の上に、少なくとも片面が鏡面加工された第2の半導体基板を被鏡面加工面、もしくはこの被鏡面加工面に成長した第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に接するように載置し、前記第1のエピタキシャル成長層と一体的に接合させる第3の工程と、

を備える接着型半導体基板の製造方法。

【請求項6】第1の半導体基板の格子定数と整合するように、組成比を選択して前記第1の半導体基板上に半導体結晶をエピタキシャル成長させてエピタキシャル成長層を形成する第1の工程と、

前記エピタキシャル成長層の表面の汚染物および異物を除去する第2の工程と、

前記エピタキシャル成長層の上に、少なくとも片面が鏡面加工された第2の半導体基板をこの被鏡面加工面が前記エピタキシャル成長層に接するように載置し、前記エピタキシャル成長層と一体的に接合させる第3の工程とを備える接着型半導体基板の製造方法。

【請求項7】第1の半導体基板上に半導体結晶をエピタキシャル成長させてエピタキシャル成長層を形成する第1の工程と、

前記エピタキシャル成長層の表面の汚染物および異物を 除去する第2の工程と、

前記エピタキシャル成長層の上に、少なくとも片面が鏡面加工された第2の半導体基板をこの被鏡面加工面が前記エピタキシャル成長層に接するように載置し、前記エピタキシャル成長層と一体的に接合させる第3の工程レ

前記第1の半導体基板の少なくとも表面部を除去した 後、熱処理する第4の工程と、を備える接着型半導体基 板の製造方法。

【請求項8】前記第1の工程は、前記エピタキシャル成長層の上にカバー層を形成する工程を含み、

前記第2の工程は、前記カバー層をエッチングにて除去する工程であることを特徴とする請求項6または7に記載の接着型半導体基板の製造方法。

【請求項9】前記第2の工程は、前記エピタキシャル成長層の表面部を除去する工程であることを特徴とする請求項6または7に記載の接着型半導体基板の製造方法。

【請求項10】第1の半導体基板上に化合物半導体の混晶をエピタキシャル成長させて第1のクラッド層と活性

層と第2のクラッド層が順次堆積した積層体を含む第1 のエピタキシャル成長層を形成する工程と、

前記第1のエピタキシャル成長層の上にカバー層を形成 する工程と、

前記カバー層を除去して前記第1のエピタキシャル成長層の表面を露出させる工程と、

前記表面が露出された前記第1のエピタキシャル成長層の上に主面が鏡面加工された第2の半導体基板を、前記主面側が前記第1のエピタキシャル成長層に接するように載置して一体的に接合させる工程と、

前記第1の半導体基板と前記第2の半導体基板との熱膨 張係数の差異に起因する接着面の破壊をもたらす温度を 下回る温度で熱処理をする工程と、

前記第1の半導体基板を除去して前記第1のエピタキシャル成長層を露出させる工程と、

前記第1のエピタキシャル成長層の表面側と前記第2の 半導体基板の裏面側に電極を形成する工程と、

を備える半導体発光素子の製造方法。

【請求項11】前記第1のクラッド層は、その格子定数が前記第1の半導体基板の格子定数と整合するように、前記混晶の組成比が選択されて形成され、

前記第1の半導体基板は、GaAsから形成され、

前記積層体は、組成式 In_x ($Ga_{1-y}Al_y$)_{1-x} Pで表される化合物半導体層であり、

前記第1のクラッド層の前記組成式における組成比は、 $0.45 < x < 0.50, 0 \le y \le 1$ であり、

前記第2の半導体基板は、GaPから形成されることを 特徴とする請求項10に記載の半導体発光素子の製造方法。

【請求項12】第1の半導体基板上に化合物半導体の混晶をエピタキシャル成長させて第1のクラッド層と活性層と第2のクラッド層が順次堆積した積層体を含むエピタキシャル成長層を形成する工程と、

前記第2のクラッド層の上にカバー層を形成する工程と、

前記カバー層を除去して前記第2のクラッド層の表面を 露出させる工程と、

表面が露出された前記第2のクラッド層の上に主面が鏡面加工された第2の半導体基板を、前記主面が前記第2のクラッド層に接するように載置して一体的に接合させる工程と、

前記第1の半導体基板の少なくとも表面部をエッチング により除去した後、熱処理をする工程と、

エッチングにより前記第1のクラッド層を露出させる工程と、

前記第1のクラッド層の表面と前記第2の半導体基板の 裏面に電極を形成する工程とを備える半導体発光素子の 製造方法。

【請求項13】前記エピタキシャル成長層は、前記第1 の半導体基板と前記積層体との間に介在して形成され、 上記第1の半導体基板の除去工程においてエッチングストッパとなる保護膜を含むことを特徴とする請求項12 に記載の半導体発光索子の製造方法。

【請求項14】少なくとも片面が鏡面加工された第1の 半導体基板と、

少なくとも片面が鏡面加工され、この被鏡面加工面で前 記第1の半導体基板の前記被鏡面加工面に一体的に接合 された第2の半導体基板と、

を備え、

前記第2の半導体基板の接合された面の結晶方位が、第 1の半導体基板の接合された面の裏側の面の結晶方位と 略同一であることを特徴とする接着型半導体基板。

【請求項15】第1の半導体基板上に形成されたエピタキシャル成長層と、

少なくとも片面が鏡面加工され、この被鏡面加工面で前 記エピタキシャル成長層に一体的に接合された第2の半 導体基板と、を備え、

前記第2の半導体基板の接合された面の結晶方位が、第 1の半導体基板の接合された面の裏側の面の結晶方位と 略同一であることを特徴とする接着型半導体基板。

【請求項16】第1の半導体基板上に形成された第1の エピタキシャル成長層と、

少なくとも片面に第2のエピタキシャル成長層が成長され、前記第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、

前記第2の半導体基板の接合された面の結晶方位が、第 1の半導体基板の接合された面の裏側の面の結晶方位と 略同一であることを特徴とする接着型半導体基板。

【請求項17】第1の半導体基板上に形成された第1の エピタキシャル成長層と、

少なくとも片面が鏡面加工され、この被鏡面加工面もしくはこの被鏡面加工面に成長した第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、

前記第1の半導体基板と前記第2の半導体基板は、いずれも化合物からなり、

前記第1の半導体基板の主面のうちで(111)A面と (111)B面のいずれか一方が優先的に出現した面に 対して、

前記第2の半導体基板の主面のうちで(111)A面と (111)B面のいずれか他方が優先的に出現した面を 接合してなることを特徴とする接着型半導体基板。

【請求項18】前記第1の半導体基板は、GaAsから 形成され、

前記第1のエピタキシャル成長層は、組成式 $I n_x$ (G $a_{1-y} A l_y$)_{1-x} P(0.45<x<0.50、0 $\leq y \leq 1$) で表される化合物半導体層を含み、

前記第2の半導体基板は、GaPから形成され、

前記第2のエピタキシャル成長は、GaPを主成分とす

ることを特徴とする請求項16または17に記載の接着 型半導体基板。

【請求項19】前記第1の半導体基板と前記第2の半導体基板とは、それぞれの接合面における順メサ方向が直交するように接合され一体化されたことを特徴とする請求項14~18のいずれか1つに記載の接着型半導体基板。

【請求項20】前記第1の半導体基板は、(100)面から(111)III族面すなわちGa面方向に第1の傾斜角度をもって傾斜した表面を有し、

前記第2の半導体基板は、(100)面から(111) V族面すなわちP面方向に第2の傾斜角度をもって傾斜 した表面を有することを特徴とする請求項14~19の いずれか1つに記載の接着型半導体基板。

【請求項21】前記第1の傾斜角度と前記第2の傾斜角度が略同一であることを特徴とする請求項20記載の接着型半導体基板。

【請求項22】請求項1、2及び14~21のいずれか 1つに記載の接着型半導体基板を形成した後に前記第1 の半導体基板の少なくとも一部を除去して得られた残部 を備えたことを特徴とする半導体発光素子。

【請求項23】2枚の半導体基板を接合してなる接着型 半導体基板の製造方法であって、

化合物半導体からなる第1の半導体基板の主面のうちで(111)A面と(111)B面のいずれか一方が優先的に出現した面に対して、化合物半導体からなる第2の半導体基板の主面のうちで(111)A面と(111)B面のいずれか他方が優先的に出現した面を接合することを特徴とする接着型半導体基板の製造方法。

【請求項24】化合物半導体からなる単結晶インゴットからスライスした第1及び第2の半導体基板を接合してなる接着型半導体基板の製造方法であって、

前記第1の半導体基板の主面のうちの前記単結晶インゴットの種結晶に近い側の主面に対して、前記第2の半導体基板の主面のうちの前記単結晶インゴットの種結晶から遠い側の主面を接合することを特徴とする接着型半導体基板の製造方法。

【請求項25】前記第1及び第2のウェーハは、それぞれ異なる単結晶インゴットからスライスされたものであることを特徴とする請求項24記載の製造方法。

【請求項26】2枚の半導体基板を接合してなる接着型 半導体基板の製造方法であって、

重ね合わせた前記2枚の半導体基板の一部のみを加圧して押さえ、前記2枚の半導体基板のその他の部分を押さえない状態において加熱することにより前記2枚の半導体基板を接合することを特徴とする接着型半導体基板の製造方法。

【請求項27】前記重ね合わせた前記2枚の半導体基板の中央部のみを加圧して押さえることを特徴とする請求項26記載の接着型半導体基板の製造方法。

【請求項28】発光層と、その発光に対して透光性を有 する基板と 、を備えた半導体発光素子であって 、

前記基板上における前記発光層の面積が前記基板の面積 よりも小さいことを特徴とする半導体発光素子。

【請求項29】前記基板は、その主面のうちの前記発光 層側の主面の面積がその反対側の主面の面積よりも小さ くなるように側面に段差を有することを特徴とする請求 項28記載の半導体発光素子。

【請求項30】前記活性層を部分的に除去することにより、前記第2の半導体基板上における前記活性層の面積を前記第2の半導体基板の面積よりも小さくする工程をさらに備えたことを特徴とする請求項10~13のいずれか1つに記載の半導体発光素子の製造方法。

【請求項31】前記第1の半導体基板と前記第2の半導体基板の少なくともいずれかの接合すべき表面に溝を形成した後に接合することを特徴とする請求項5~9及び23~27のいずれか1つに記載の接着型半導体基板の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、接着型型半導体基板および半導体発光素子並びにこれらの製造方法に関し、特に、新規なウェーハ直接接着技術による接着型半導体基板及びこれを応用した高輝度LED (Light Emitting Diode) などの発光素子とそれらの製造方法に関する。

[0002]

【従来の技術と発明が解決しようとする課題】従来の技術による発光素子について図面を参照しながら説明する。図18は、従来の技術によるInGaAlP可視光 LEDの一例を示す。

【0003】図18に示すLED100は、N型GaAs基板82の上に、発光に寄与するInGaAlPエピタキシャル成長層84,85,86が形成されている。同図には示されていないが、良質な発光層を得るために、要求仕様に応じて基板とエピタキシャル成長層との間にバッファ層が設けられることもある。

【0004】エピタキシャル成長層86の上面と基板82の下面には電流を供給するための電極89がそれぞれ設けられている。同図には示されていないが、上側電極89とエピタキシャル成長層86との間に、電流を拡散するための層や、電気的なコンタクトを取るための層を設けることも多い。エピタキシャル成長層84,85,86のうち、キャリアが再結合して発光するのは活性層85である。活性層85の上下に形成されたエピタキシャル成長層84,86は、キャリアを閉じこめて発光効率を上げるために活性層よりも広いバンドギャップを有するクラッド層84,86である。

【0005】これらのエピタキシャル成長層84,8 5,86は、発光波長の調整やキャリアの閉じ込めのた めに、バンドギャップを設計に応じて最適に選ぶ必要がある。また、良好なエピタキシャル成長のためには、エピタキシャル成長層の格子定数が基板82の格子定数と整合していることが望ましい。3-5族化合物であるInGaAlPは、3族成分としてIn, Ga, Alの3種を含むため、これらの組成比を選ぶことでバンドギャップと格子定数を独立して設計することができる。

【0006】例えば、エピタキシャル成長層の組成を次 式

 $1 n_x (Ga_{1-y}A1_y)_{1-x}P \cdot \cdot \cdot \cdot \cdot \cdot \cdot \cdot 1)$ で表した場合、I n組成比 $x \ge 0$. 5 にすることでGa As基板と格子定数がほぼ整合し、x = 0. 5のままで A1とGaの組成比y を調整することでバンドギャップ を制御することができる。

【0007】例えば、波長644nmの赤色発光LEDを得る場合には、活性層85の組成比をx=0.5, y=0.043にし、クラッド層84,86の組成をx=0.5, y=0.7にすればよい。また、波長562nmの緑色発光LEDを得る場合には、活性層85の組成比をx=0.5, y=0,454にし、クラッド層84,86の組成をx=0.5, y=1.00、即ち、InA1Pにすればよい。

【0008】以上説明したように、InGaA1P系エピタキシャル成長層は、可視光領域内で発光波長を選ぶことができる。また、化合物半導体基板として最も一般的なGaAs基板に格子整合したエピタキシャル成長が可能であるため、基板の入手やエピタキシャル成長が比較的容易であるという利点がある。

【0009】しかし、この反面、GaAs基板には可視 光領域の光を吸収するという欠点がある。このため、I nGaA1Pエピタキシャル成長層で発光した光の一部 がGaAs基板に吸収されるので、LEDの輝度の低下 が避けられない。輝度低下を避けるためには、可視光領 域に対し透明な材料を基板に使用すればよい。一般的な 透明材料としてはGaPがあるが、GaP基板はInG aA1P系と格子整合がとれないため良好なエピタキシ ャル成長が難しい。この問題を解決するために、InG aA1Pエピタキシャル成長層とGaP基板とをウェー ハ接着(WaferBonding)する方法が、1993年出願の USP5, 376, 580に提案されている。この提案 はエピタキシャル成長層からGaAs基板を取り除き、 代わりにGaP基板を密着させて、圧力をかけながら熱 処理をし、一体化する方法である。この方法によりLE Dの輝度増加が図れるが、GaAs基板を除去した後の エピタキシャル成長層が薄いため取り扱いが難しく、ま た圧力を印加しながら熱処理をするので特殊な装置を用 いる必要があり、ウェーハ接着工程の安定性や生産性に 問題があった。

【0010】次に、ウェーハ接着について説明する。2 種のウェーハを接合一体化できれば、格子定数に関わら ず自由に異種材料による積層構造が得られたり、SOI (Silicon on Insulater)に代表されるように内部に異種物質を埋め込むことができる。このため古くから種々のウェーハ接着技術が提案されてきた。例えば、上述した2枚のウェーハを押しつけながら熱処理する接着方法は、1970年出願の特許第765892号に記載されている。ウェーハ接着は古くから求められていた技術であったが、ウェーハの全面に渡って一体化することが困難であるため、長らく実用化されなかった。

【0011】本発明者らは、実用に耐える技術として「直接接着」あるい「直接接合」と呼ばれる技術を開発した。例えば、Siウェーハ同士の直接接着は1983年出願の特許第1420109号他に記載され、化合物半導体ウェーハの直接接着は1985年出願の特許第2040637号他に記載されている。

【0012】直接接着技術は、表面を鏡面とした2枚の基板同士を、実質的に異物がない雰囲気下において、室温で自力密着させ、その後熱処理で接合一体化するものである。熱処理の前から全面が密着しているため、未接着部を残すことなく全面を接合でき、また熱処理中に圧力をかける必要がないので、特殊な装置や器具を必要としない利点がある。Siウェーハ同士の直接接着の機構は次のように考えられている。

【0013】即ち、まず始めに洗浄や水洗によりウェーハの表面にOH基を形成させる。そこでウェーハ表面同士を接触させると、OH基同士が水素結合により引き合い、室温でウェーハが密着する。密着力は強く、通常のウェーハの反りであれば、これを矯正して全面が密着する。熱処理中には、100℃を上回る温度において脱水縮合反応(Si-OH:HO-Si→Si-O-Si+H₂O)が起こり、酸素原子を介してウェーハ同士が結合し接着強度が上がっていく。さらに高温になると接着界面近傍の原子の拡散と再配列が起こり、強度的にも電気的にもウェーハが一体化する。化合物半導体の接着機構も同様と考えられている。

【0014】次に、直接接着を利用してGaP基板に密着されたInGaAlP系エピタキシャル成長層を備えるLEDの製造方法の一例を図19を参照しながら説明する。

【0015】まず、図19(a)に示すように、N型G aAs基板92の上にN型クラッド層94、活性層95、P型クラッド層96を成長させる。次いで、図19(b)に示すように、エピタキシャル成長層96の表面にGaP基板91を直接接着する。さらに、図19

(c) に示すように、研磨やエッチングなどによりGaAs基板92を除去し、上下を逆にしてN型クラッド層94の上面とGaP基板91の下面に電極99を設けると、図19(d)に示すように、GaPを基板91としたInGaA1P系LEDが得られる。

【0016】このように異種材料同士を直接接着する場

合、特にエピタキシャル成長層の表面を直接接着する場合には、例えばSi同士やGaAs同士の同種のウェーハ同士の直接接着に比べ、以下に述べる問題がある。

【0017】第一に、エピタキシャル成長層の表面はウェーハ表面に比べて、パーティクル(ゴミなどの異物)の付着が多い。このため室温での貼り合わせに支障をきたし、熱処理後も全面が接合せず、ボイドと呼ばれる未接着部分が発生する問題がある。一般に、ウェーハ表面は清浄に保たれており、エピタキシャル成長用の基板にも清浄なウェーハを使用するが、エピタキシャル成長中に反応物が堆積したり、エピタキシャル成長工程の前処理工程や後処理工程で異物が付着するなど、エピタキシャル成長層表面へのパーティクル付着は、現状ではある程度避けられない。

【0018】第二に、エピタキシャル成長によりウェー ハが反るため、ウェーハ全面を室温密着ができない問題 がある。

【 〇 〇 1 9 】第三に、異種材料間に熱膨張差があるため 熱処理中に熱応力が発生し、応力により接着した基板が 破壊する問題がある。

【0020】第四に、異種材料間に熱膨張差があるために、接着した基板の破壊が生じない場合であっても、接着のための熱処理中に接着界面に「ずれ」が生じ、この「ずれ」によって基板全面を均一に接着できない問題がある。

【0021】第五に、接着界面に電気抵抗が生ずるという問題がある。すなわち、本発明者の独自の検討の結果、ウェーハ同士を接着すると、接着界面に電気的な抵抗成分が生ずることが判明した。このような接着基板を用いて、例えばLEDを形成した場合には、接着界面の電気抵抗はLEDの動作電圧を上昇させ、発光不良や発熱などの問題を生じる。

【0022】本発明は、上記事情に鑑みてなされたものであり、その目的は、半導体基板上に形成されたエピタキシャル成長層に直接かつ全面にわたって安定的に密着される接着型半導体基板および半導体発光素子並びにこれらの製造方法を提供することにある。

[0023]

【課題を解決するための手段】本発明は、以下の手段に より上記課題の解決を図る。

【0024】即ち、本発明によれば、第1の半導体基板上に形成された第1のエピタキシャル成長層と、少なくとも片面が鏡面加工され、この被鏡面加工面、もしくはこの被鏡面加工面上に成長した第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、前記第1のエピタキシャル成長層の熱膨張率は、上記第2の半導体基板の熱膨張率に近似する接着型半導体基板が提供される。

【0025】上記第1のエピタキシャル成長層の熱膨張率が上記第2の半導体基板の熱膨張率に近似するので、

上記第1の半導体基板の除去前に熱処理を加えられる場合でも、熱応力の発生により接着した半導体基板が破壊されることがない。これにより、安定的に密着した接着型半導体基板が提供される。

【0026】また、本発明によれば、第1の半導体基板上に化合物半導体の混晶で形成された第1のエピタキシャル成長層であって、上記第1の半導体基板の格子定数と整合するように、上記混晶の組成比が選択されて形成された第1のエピタキシャル成長層と、少なくとも片面が鏡面加工され、この被鏡面加工面、もしくはこの被鏡面加工面上に成長した第2のエピタキシャル成長層で前記第1のエピタキシャル成長層に一体的に接合された第2の半導体基板と、を備える接着型半導体基板が提供される。

【0027】上記第1のエピタキシャル成長層の格子定数と上記第1の半導体基板の格子定数とが整合しているので、エピタキシャル成長層を有するウェーハ(以下、エピウェーハという)の反りを低減することができる。これにより、比較的厚いエピウェーハでも安定的に上記第2の半導体基板と密着した接着型半導体基板が提供される。

【0028】上記第1の半導体基板は、GaAsから形成され、上記第2の半導体基板は、GaPから形成され、また、上記エピタキシャル成長層は、組成式 In_x ($Ga_{1-y}A1_y$) $_{1-x}P$ (0.45<x<0.50, 0 $\leq y \leq 1$) で表される化合物半導体層を含むと好適である。

【0029】また、本発明によれば、第1の半導体基板上に化合物半導体の混晶で形成されたエピタキシャル成長層であって、上記第1の半導体基板の格子定数と整合するように、上記混晶の組成比が選択されて形成された第1のクラッド層と、この第1のクラッド層の上に形成された活性層と、この活性層の上に形成された第2のクラッド層とを含み、上記第1の半導体基板が除去されたエピタキシャル成長層と、主面が鏡面加工され、この主面側で上記エピタキシャル成長層に直接接合された第2の半導体基板と、上記第1のクラッド層の表面と上記第2の半導体基板の裏面に形成され、上記活性層に電流を供給する電極と、を備える半導体発光素子が提供される。

【0030】上記第1の半導体基板は、GaAsから形成され、上記第2の半導体基板は、GaPから形成され、また、上記エピタキシャル成長層は、組成式 In_x ($Ga_{1-y}Al_y$) $_{1-x}P$ で表され、上記第1のクラッド層の上記組成式における組成比は、0.45<x<0.50、<math>0 $\leq y$ ≤ 1 であると好適である。

【0031】上記半導体発光素子において、上記エピタキシャル成長層の熱膨張率は、上記第2の半導体基板の 熱膨張率に近似することが望ましい。

【0032】また、本発明によれば、第1の半導体基板

上に半導体結晶をエピタキシャル成長させてエピタキシャル成長層を形成する第1の工程と、上記エピタキシャル成長層の表面の汚染物および異物を除去する第2の工程と、この第2の工程により汚染物および異物が除去されたエピタキシャル成長層の上に、少なくとも片面が鏡面加工された第2の半導体基板を被鏡面加工面が上記エピタキシャル成長層に接するように載置し、上記エピタキシャル成長層と一体的に接合させる第3の工程と、を備える接着型半導体基板の製造方法が提供される。

【0033】上記第2の工程により、エピタキシャル成長層の表面に付着するパーティクルを除去できるので、 上記第2の半導体基板を上記エピタキシャル成長層に接合させることができる。これにより、半導体基板を高い歩留りで製造することができる。

【0034】また、本発明によれば、第1の半導体基板の格子定数と整合するように、組成比を選択して上記第1の半導体基板上に半導体結晶をエピタキシャル成長させてエピタキシャル成長層を形成する第1の工程と、上記エピタキシャル成長層の表面の汚染物および異物を除去する第2の工程と、上記エピタキシャル成長層の上に、少なくとも片面が鏡面加工された第2の半導体基板をこの被鏡面加工面が上記エピタキシャル成長層に接するように載置し、上記エピタキシャル成長層と一体的に接合させる第3の工程とを備える接着型半導体基板の製造方法が提供される。

【0035】エピタキシャル成長層の格子定数と第1の 半導体基板の格子定数とを整合させるので、エピウェー ハの反りを低減させることができる。これにより、エピ ウェーハと第2の半導体基板とをより安定的に接合させ ることができるので、より高い歩留りで接着型半導体基 板を製造することができる。

【0036】また、本発明によれば、第1の半導体基板上に半導体結晶をエピタキシャル成長させてエピタキシャル成長層を形成する第1の工程と、上記エピタキシャル成長層の表面の汚染物および異物を除去する第2の工程と、上記エピタキシャル成長層の上に、少なくとも片面が鏡面加工された第2の半導体基板をこの被鏡面加工面が上記エピタキシャル成長層に接するように載置し、上記エピタキシャル成長層と一体的に接合させる第3の工程と、上記第1の半導体基板の少なくとも表面部を除去した後、熱処理する第4の工程と、を備える接着型半導体基板の製造方法が提供される。

【0037】上記第4の工程において熱処理の前に上記第1の半導体基板の少なくとも表面部を除去するので、エピウェーハ全体の平均熱膨張率がエピタキシャル成長層の熱膨張率と略同一となり、上記第2の半導体基板の熱膨張率に近似する。これにより、その後の再度の熱処理工程における被接着体の破壊を防止することができるので、さらに接着強度に優れた接合型半導体基板をより一層高い歩留りで製造することができる。

【0038】上記接着型半導体基板の製造方法において、上記第2の工程は、上記エピタキシャル成長層の表面部を除去する工程であっても良い。

【0039】また、上記第1の工程は、上記エピタキシャル成長層の上にカバー層を形成する工程を含み、上記第2の工程は、上記カバー層をエッチングにて除去する工程であることが望ましい。これにより、上記エピタキシャル成長層の表面部を直接除去する必要がないので、上記エピタキシャル成長層の厚さを精密に制御することが可能になる。

【0040】また、本発明によれば、第1の半導体基板 上に化合物半導体の混晶をエピタキシャル成長させて第 1のクラッド層と活性層と第2のクラッド層が順次堆積 した積層体を含むエピタキシャル成長を形成する工程 と、上記第2のクラッド層の上にカバー層を形成する工 程と、このカバー層をエッチングにて除去して上記第2 のクラッド層の表面を露出させる工程と、表面が露出さ れたこの第2のクラッド層の上に主面が鏡面加工された 第2の半導体基板を、上記主面が上記上記第2のクラッ ド層に接するように載置して一体的に接合させる工程 と、上記第1の半導体基板と上記第2の半導体基板との 熱膨張係数の差異に起因する接着面の破壊をもたらす温 度を下回る温度で熱処理をする工程と、上記第1の半導 体基板側からエッチング処理を行い上記第1のクラッド 層を露出させる工程と、上記第1のクラッド層の表面と 上記第2の半導体基板の裏面に電極を形成する工程とを 備える半導体発光素子の製造方法が提供される。

【0041】上記第1のクラッド層は、その格子定数が上記第1の半導体基板の格子定数と整合するように、上記混晶の組成比が選択されて形成されることが望ましい。

【0043】さらに、本発明によれば、第1の半導体基板上に化合物半導体の混晶をエピタキシャル成長させて第1のクラッド層と活性層と第2のクラッド層が順次堆積した積層体を含むエピタキシャル成長を形成する工程と、上記第2のクラッド層の上にカバー層を形成する工程と、上記カバー層をエッチングにて除去して上記第2のクラッド層の表面を露出させる工程と、表面が露出されこの第2のクラッド層の上に主面が鏡面加工された第2の半導体基板を、上記主面が上記上記第2のクラッド層に接するように載置して一体的に接合させる工程と、上記第1の半導体基板の少なくとも表面部をエッチングにより除去した後に熱処理をする工程と、エッチングに

より上記第1のクラッド層を露出させる工程と、上記第 1のクラッド層の表面と上記第2の半導体基板の裏面に 電極を形成する工程とを備える半導体発光素子の製造方 法が提供される。

【0044】上記エピタキシャル成長層は、上記第1の半導体基板と上記積層体との間に介在して形成され、上記第1の半導体基板の除去工程においてエッチングストッパとなる保護膜を含むことが好ましい。この保護膜は、エッチング時のマージンを与えるとともに、上記熱処理の工程において上記第1のクラッド層の構成成分であるP(リン)やドープされた不純物が蒸発することをも防止する。

【0045】さらに、本発明によれば、第1の半導体基板上に形成されたエピタキシャル成長層と、少なくとも片面が鏡面加工され、この被鏡面加工面で前記エピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、前記第2の半導体基板の接合された面の結晶方位が、第1の半導体基板の接合された面の裏側の面の結晶方位と略同一であることを特徴とする接着型半導体基板が提供される。

【 O O 4 6 】結晶方位を略同一とすることにより、接着 界面のダングリングボンドや結晶欠陥を低減し、電気抵 抗の上昇を解消することができる。

【0047】または、本発明によれば、第1の半導体基板上に形成されたエピタキシャル成長層と、少なくとも片面が鏡面加工され、この被鏡面加工面で前記エピタキシャル成長層に一体的に接合された第2の半導体基板と、を備え、前記第1の半導体基板と前記第2の半導体基板の主面のうちで(111)A面と(111)B面のいずれか一方が優先的に出現した面に対して、前記第2の半導体基板の主面のうちで(111)A面と(111)B面のいずれか他方が優先的に出現した面を接合してなることを特徴とする接着型半導体基板が提供される。

【0048】このような面方位関係により接着界面のダングリングボンドや結晶欠陥を低減し、電気抵抗の上昇を解消することができる。

【0049】ここで、前記第1の半導体基板と前記第2の半導体基板とは、それぞれの接合面における順メサ方向が直交するように接合され一体化されたものとすることができる。

【0050】また、前記第1の半導体基板は、GaAsから形成され、前記エピタキシャル成長層は、組成式 I_{n_x} ($Ga_{1-y}Al_y$) $_{1-x}$ P(0.45<x<0.50、0 \le y \le 1)で表される化合物半導体層を含み、前記第2の半導体基板は、GaPから形成されたものとすることができる。

【0051】また、前記第1の半導体基板は、(100)面から(111) III族面すなわちGa面方向に第1の傾斜角度をもって傾斜した表面を有し、前記第2の

半導体基板は、(100)面から(111) V族面すな わちP面方向に第2の傾斜角度をもって傾斜した表面を 有するものとすれば、前述した方位関係を満足できる。 【0052】また、前記第1の傾斜角度と前記第2の傾 斜角度が略同一であることが望ましい。

【0053】一方、本発明によれば、前述したいずれか 1つに記載の接着型半導体基板を形成した後に前記第1 の半導体基板の少なくとも一部を除去して得られた残部 を備えたことを特徴とする半導体発光素子が提供される。

【0054】一方、本発明によれば、2枚の半導体基板を接合してなる接着型半導体基板の製造方法であって、化合物半導体からなる第1の半導体基板の主面のうちで(111)A面と(111)B面のいずれか一方が優先的に出現した面に対して、化合物半導体からなる第2の半導体基板の主面のうちで(111)A面と(111)B面のいずれか他方が優先的に出現した面を接合することを特徴とする接着型半導体基板の製造方法が提供される。

【0055】または、本発明によれば、化合物半導体からなる単結晶インゴットからスライスした第1及び第2の半導体基板を接合してなる接着型半導体基板の製造方法であって、前記第1の半導体基板の主面のうちの前記単結晶インゴットの種結晶に近い側の主面に対して、前記第2の半導体基板の主面のうちの前記単結晶インゴットの種結晶から遠い側の主面を接合することを特徴とする接着型半導体基板の製造方法が提供される。

【0056】ここで、前記第1及び第2のウェーハは、 それぞれ異なる単結晶インゴットからスライスされたも のでも良い。

【0057】また、本発明によれば、2枚の半導体基板を接合してなる接着型半導体基板の製造方法であって、重ね合わせた前記2枚の半導体基板の一部のみを加圧して押さえ、前記2枚の半導体基板のその他の部分を押さえない状態において加熱することにより前記2枚の半導体基板を接合することを特徴とする接着型半導体基板の製造方法が提供される。

【0058】ここで、前記重ね合わせた前記2枚の半導体基板の中央部のみを加圧して押さえると良い。

【0059】また、本発明によれば、発光層と、その発 光に対して透光性を有する基板と、を備えた半導体発光 素子であって、前記基板上における前記発光層の面積が 前記基板の面積よりも小さいことを特徴とする半導体発 光素子が提供される。

【0060】この構成によれば、発光効率を改善し、光 取り出し効率の低下も抑制することができる。

【0061】ここで、前記基板は、その主面のうちの前記発光層側の主面の面積がその反対側の主面の面積よりも小さくなるように側面に段差を有するものとしても良い.

【0062】また、本発明によれば、前述したいずれかの半導体発光素子の製造方法において、前記活性層を部分的に除去することにより、前記第2の半導体基板上における前記活性層の面積を前記第2の半導体基板の面積よりも小さくする工程をさらに備えたものとすることができる。

【0063】また、本発明によれば、前述したいずれかの接着型半導体基板の製造方法において、前記第1の半導体基板と前記第2の半導体基板の少なくともいずれかの接合すべき表面に溝を形成した後に接合することにより、熱膨張率や格子定数の相異を緩和することができる。

【0064】ここで、前記したいずれの発明において も、第1の発明基板と第2の半導体基板とを接合する前 に、第2の半導体基板の表面に第2のエピタキシャル成 長層を成長しておき、この第2のエピタキシャル層で接 合するようにしても良い。

[0065]

【発明の実施の形態】以下、本発明の実施の形態のいく つかについて図面を参照しながら説明する。

【0066】(第1の実施の形態)まず、本発明の第1の実施の形態について説明する。本実施形態は、本発明にかかる接着型半導体基板をInGaAlP系LEDに適用した形態である。

【0067】図1は、本実施形態のInGaA1P系LEDを示す略示断面図である。同図に示すLED1は、活性層15と、この活性層15を介在させて積層形成されたN型クラッド層14、P型クラッド層16でなる積層体10と、この積層体の下面に一体的に接合されたGaP基板11と、N型クラッド層14の上面側とGaP基板11の下面にそれぞれ形成された電極19と、を備えている。

【0068】積層体10は、図示しないGaAs基板を成長用基板として化合物半導体の混晶をエピタキシャル成長させることにより形成されたものである。GaP基板11は、P型クラッド層16との接合面を主面とすると、この主面が鏡面加工され、積層体10が成長用基板上に形成されたままで室温にて直接密着接合されている。成長用基板は、密着接合後に除去されている。

【0069】活性層15および2つのクラッド層14, 16はいずれも前述した組成式1)で表わすことができ、後述するように、各組成を好適に選択することにより特に室温で成長用基板と格子整合されているので、成長用基板の反りが大幅に低減され、この結果GaP基板11の積層体10への全面接合が可能となっている。

【0070】本実施形態において、GaP基板11は、P型で直径が24ンチ、厚さが250 μ mであり、P型クラッド層16は0.6 μ mの厚さを有し、その組成比は前述の1)式を用いて表すとx=0.5, y=1.0である。また、活性層15は、厚さ0.6 μ mで組成比

がx=0.5, y=0.28である。さらに、N型クラッド層14は、厚さ 0.6μ mmであり、その組成比は、x=0.5, y=1.0である。

【0071】このように、本実施形態のLED1は、可 視光領域の光を吸収しないGaP基板11上に形成され ているため、高い輝度で発光させることができる。この LED1の発光特性を評価したところ、図18に示した 従来のGaAsを基板とするLED100の2倍以上の 明るさを有することが確認された。

【0072】(第2の実施の形態)次に、本発明の第2の実施の形態として、接着型半導体基板の製造方法の実施の形態について図面を参照しながら説明する。以下の説明においては、InGaAlP系LEDの製造に適用した具体例として説明し、より具体的には図1に示すしED1の製造方法の実施例のいくつかを示す。

【0073】(第1の実施例)まず、本発明にかかる接着型半導体基板の製造方法の第1の実施例について図2を参照しながら説明する。本実施例は、第1の半導体基板上に形成されたエピタキシャル成長層の表面へのパーティクル付着を解決するものであり、その特徴は、エピウェーハの表面にカバー層を形成し、第2の半導体基板をエピウェーハに直接接着する前に、エピウェーハに付着したパーティクルをカバー層とともに除去する点にある。

【0074】図2(a)~(d)は、本実施例の製造方法を具体的に説明する略示断面図である。なお、図2は、図1の上下を逆にした記載となっている。

【0075】図2(a)に示すように、直接接着に供するエピウェーハには、N型GaAs基板12上にバッファ層18,N型クラッド層14、活性層15,P型クラッド層16、および表面カバー層17が順次積層されて形成されている。これらのエピタキシャル成長層は、例えばMOCVD (Metal Organic Chemical Vapor Deposition)法により形成される。

【0076】N型GaAs基板12は、サイズが直径2インチ、厚さ 250μ mであり、不純物としてSiが約 $1E18/cm^3$ のキャリア濃度でドープされており、さらにその主面は鏡面仕上げとなっている。バッファー層18はGaAsで、厚さは 0.5μ mである。最上層の表面カバー層17は、GaAsで形成され、その厚さは 0.1μ mである。

【0077】次に、エピウェーハを界面活性剤で洗浄した後、容積比で硫酸8、過酸化水素水1、水1の混合液にエピウェーハを浸漬してエッチングを行い、図2

(b)に示すように、表面カバー層17を除去した。この混合液は、GaAsカバー層を選択的にエッチングするもので、数秒で表面カバー層17が除去されたことが観察できたが、1分間侵潰を続けてPクラッド層16の表面を完全に表出させた。

【0078】次いで、表面カバー層17を除去したエピ

ウェーハとGaP基板11との直接接着を行い、図2 (c)に示す被接着体を得た。以下、直接接着の工程を より詳細に説明する。

【0079】直接接着の前処理として、GaP基板11を界面活性剤で洗浄し、希弗酸に浸漬して表面の自然酸化膜を除去し、水洗をした後にスピナで乾燥させた。また、エピウェーハは上述した方法で表面カバー層17を除去した後、GaP基板11と同様にして酸化膜除去のため希弗酸処理を行い、水洗とスピナ乾燥を行なった。これらの前処理は、すべてクリーンルーム内の清浄な雰囲気下で行った。

【0080】次に、前処理を終えたエピウェーハをエピ タキシャル成長層が上方になるように載置し、その上に GaP基板11を、鏡面が下向きになるように載置し、 室温で密着させた。GaPは透明であるため密着状態を 目視にて観察できる。GaP基板11をエピウェーハに 載置すると、エピウェーハが正面視で凸形状をなすよう に反っているため、GaP基板11の中央部が最初に密 着した。そのまま放置するだけで密着部が自然にGaP 基板11の周辺部へ向って広がり、1分以内にGaP基 板11の周縁の面取り部分を除いて全面が密着した。同 様の操作を繰り返し、計10組の室温密着を行ない、そ のすべてが全面密着した。本実施例との比較のため、カ バー層17を設けなかったエピウェーハを準備してカバ ー層に対するエッチング以外は本実施例と同様の工程を 経て室温密着を試みた。その結果、カバー層17を設け なかったエピウェーハは、10組のうち6組にボイドが 発生し、1 組は室温での密着ができなかった。

【0081】直接接着の最終工程として、室温で密着し ている被接着体を石英ボートに立てて並べ、拡散炉内に 入れて熱処理を行った。被接着体を5組ずつに分け、片 方を800℃で、もう片方を400℃で熱処理した。い ずれも処理時間は1時間で、雰囲気は水素を10%含む アルゴンである。熱処理工程後、800℃の被接着体 は、5組中3組が割れるか、またはエピウェーハ側にク ラックが入っていた。この一方、400℃で熱処理した 5組については、割れたりクラックが入ったりしたもの はなかった。熱処理工程における温度に応じたこのよう な相違は、GaAsを基板とするエピウェーハとGaP 基板11とは熱膨張係数が異なるため、室温被接着体を 高温で熱処理する際に熱応力が発生し、この結果被接着 体が破壊されるためである。熱処理温度が低い場合は、 温度にほぼ比例して昇温時の熱膨張差と降温時の熱収縮 差が小さくなるため、400℃の熱処理では破壊が起こ らなかった。

【0082】次に、図2(d)に示すように、エピウェーハのGaAs基板12を除去した。このGaAs基板12の除去工程は、被接着体をアンモニアと過酸化水素水の混合液に浸漬し、GaAsを選択的にエッチングすることにより処理した。このエッチングによりGaAs

バッファ層18も同時に除去された。

【0083】最後に、GaP基板11とN型クラッド層 14に電極19を設け、図1に示すLED1を得た。

【0084】以上、InGaA1Pエピタキシャル成長層上のGaAsカバー層を選択エッチングで除去してから接着する工程を中心に本発明にかかる半導体発光素子の第1の実施例を説明した。但し、カバー層は必ずしもすべて除去する必要はなく、同様の効果が得られる範囲内で表面からその一部を除去してもよい。また、カバー層を設けずに、接着するエピタキシャル成長層の表面部分を除去してもよい。

【0085】本実施例においては、直接接着するクラッド層が発光に寄与する層であるため、厚さを精密に制御するために、カバー層を設けた上でこれを選択エッチングで完全に除去したものである。

【0086】本実施例の表面パーティクル除去方法は、上述した I n G a A 1 P 系エピタキシャル成長層と G a P 基板との直接接着に限らず、エピタキシャル成長層にウェーハ接着する場合に有効である。また接着法も上述した直接接着に限らず、荷重をかけながら熱処理する方法、電圧をかけて接着する方法、さらに接着層や接着材料を使用して接着する方法においても、接着表面のパーティクルは接着の障害になるため、本実施例の表面パーティクル除去方法は適用可能である。

【0087】(第2の実施例)次に、本発明にかかる密着型半導体基板の製造方法の第2の実施例について説明する。本実施例は、エピウェーハの反りが大きい場合に、InGaA1P系材料の格子定数を調整することにより、直接接着工程の室温密着が不完全となる問題を解決するものである。その他の製造方法は、前述した第1の実施例と略同一である。本実施例についても図1に示すLED1の製造方法に適用した具体例として図2の略示断面図を用いて説明する。

【0088】上述した第1の実施例では、厚さの合計が 1.8μ mの I n G a A I P 系エピタキシャル成長層を 有するエピウェーハと、厚さ 250μ mの G a P 基板と を使用し全面密着が可能であった。このエピウェーハに は 11μ m~ 18μ mの反りがあったが、室温密着力が エピウェーハの反りを矯正した結果、また、G a P 基板 をエピウェーハに合わせて凹に反らした結果、全面が密 着した

【0089】これに対して、InGaA1P系エピタキシャル成長層の厚さ合計が3.6μmのエピウェーハと、厚さ350μmのGaP基板を使用して、同様の直接接着を試みた。エピウェーハは、基板と各エピタキシャル成長層の組成を第1の実施例と同一にし、厚さは、活性層15とバッファー層18とカバー層17については同一だが、N型クラッド層14とP型クラッド層16はそれぞれ1.5μmと厚くしてある。この結果、エピウェーハの反りは24~36μmと、ほぼInGaA1

P系エピタキシャル成長層の厚さ合計に比例して大きくなっていた。

【0090】この場合、エピウェーハの中央領域は室温で密着したが、全面の密着はできなかった。ここで、エピウェーハを平坦な真空チャックに吸着させると全面密着が可能であった。このことから、全面接着できない原因は、エピウェーハの反りが大きいことと、さらに、GaP基板が厚く変形しにくいことにより、室温密着力がウェーハの反りを矯正できなくなった点にあることが分る。

【0091】本実施例の特徴は、InGaA1P系材料 の特性を利用して、バンドギャップなどの発光に影響す る特性を変えることなく、格子定数を調整して、エピウ ェーハの反りを減らすことにある。1nGaA1P系材 料は、InP, GaP, A1Pの混晶である。一般にベ ガード則と呼ばれる法則によれば、混晶の格子定数やバ ンドギャップは、混晶を構成する物質の格子定数とバン ドギャップとを構成比に応じて平均化した値となる。い くつかの1nGaAlP材料について、1)式の組成比 x, yと、これらxおよびyから換算したInP、Ga P, A1Pの構成比と、この構成比からベカード則より 計算した格子定数およびバンドギャップとを図3に示 す。格子定数についてはGaAsの格子定数0.565 33 nmとの比を合わせて示した。同図中、番号1. 2, 3は、対応する組成比から分るようにそれぞれ1 n P, AIP, GaP単体の場合であり、格子定数とバン ドギャップとの計算にはこの欄の値を使用した。

【0092】本発明にかかる接着型半導体基板の製造方法の第1の実施例で説明した、室温で全面密着ができなかったエピウェーハの組成は、番号4と5の欄に示し、また、従来の技術で説明した従来の赤色LEDと緑色LEDの組成は番号6~9の欄に示している。従来の赤色と緑色LEDについては、いずれの格子定数もGaAsより大きく、これがエピウェーハが反る原因となっている。

【0093】従来、エピタキシャル成長層の格子定数は、エピタキシャル成長を行う高温において基板の格子定数との間で整合が取られていた。これは、成長中の格子歪みを減らし高品質のエピタキシャル成長層を得ることを目的としている。しかしながら、高温で格子定数が合っていても、エピタキシャル成長層の熱膨張係数と基板の熱膨張係数は一般に異なるため、接着工程で室温にまで低下すると格子定数が合わなくなり、これが反りの発生原因となっている。

【0094】本実施例の特徴は、直接接着を実現するために室温における格子整合を重視し、エピウェーハの反りを減らしたことにある。その具体的手段は、以下の通りである。

【0095】図3において、番号10~19の欄には、 室温で全面密着ができなかったエピウェーハ(番号5)

を元にクラッド層のIn組成xを減らしていった場合の 格子定数の変化を示している。xがO.47で格子定数 はGaAsと同じになり、0.47を下回ると、格子定 数は逆にGaAsよりも小さくなり、この結果エピウェ ーハを凹に反らせる応力が働く。そこで、クラッド層の 組成だけを変えてエピウェーハを試作し直接接着試験を 行った。xの値を減らすとエピウェーハの反りは減少 し、x=0.47で反りは6~ 12μ mと小さくなり、 室温での全面密着が可能であった。x=0.48または x=0.49でも全面接着できるGaP基板があった。 xを0.45にすると成長中の格子不整合が大きくな り、結晶欠陥が増えた。xの値の許容範囲は、エピタキ シャル成長層の厚さや、接着するGaP基板の厚さにも 依存するため、一概には規定できないが、従来の0.5 より小さければ反り低減の効果があり、0.45以下に なるとエピタキシャル成長に不都合が生じる。なお、I n組成を減らすことによりバンドギャップが大きくなる が、クラッド層はキャリアを閉じこめる機能を有し、直 接発光しないため、発光波長に影響することは少ない。 本実施例では、発光波長の変化を避けるために、活性層 の組成を変えなかった。また、ウェーハの反りは方法の 如何を問わずウェーハ接着の障害となるため、本実施例 は、InGaA1P系エピタキシャル成長層とGaPウ ェーハとの直接接着に限らず、他のウェーハ接着に適用 しても同様の効果を有する。

【0096】(第3の実施例)次に、本発明にかかる接着型半導体基板の製造方法の第3の実施例について図面を参照しながら説明する。本実施例は、直接接着するウェーハ間の熱膨張差による破壊の問題を解決する方法を示すものである。

【0097】前述した第1の実施例では、熱処理温度を 400℃まで下げることにより直接接着熱処理による基 板破壊を免れた。熱膨張量は熱処理温度にほぼ比例する ため、熱処理温度の低下は基板破壊の防止に寄与する。 この一方、熱処理温度を下げると、接着界面での原子の 移動と再配列が不十分となるため、接合が不完全になる おそれがある。本実施例は接着型半導体基板の製造方法 をLED製造に応用するものであるため、接合強度がL ED製造プロセスに耐えることと、接着界面を横切って 電流を流せることが求められる。第1の実施例では、接 合強度に関しては400℃の熱処理でも本発明にかかる LEDの製造に十分な強度が得られた。直接接着界面の 電気抵抗を評価するために、一定電流20mAを順方向 に流したときの電圧VFを測定した。この際、電板のコ ンタクト抵抗を減らすために、図4のエッチング停止層 を利用して、クラッド層と電極との間にGaAsコンタ クト層を設けた。第1の実施例のLEDのうち、800 ℃で接着熱処理をしたもののVFは平均2.0V、最大 2.1Vで、従来のLEDのVFと同じであった。これ に対して400℃で接着熱処理をしたLEDのVFは、

平均は2.1Vで同程度であるのに対し、最大が3.2 Vと大きく、直接接着が不完全な部分があることを示し ている。この測定結果は、熱処理温度低下によるウェー ハ熱膨張差の減少が接着の完全性と両立しない場合があ ることを示唆している。

【0098】本実施例の接着型半導体基板の製造方法を 図4を参照しながら説明する。図4(a)は本実施例の 製造方法に用いるエピウェーハを示す。 同図に示すエピ ウェーハは、GaAsバッファー層38とGaAs基板 32の間にエッチング停止層33を形成した点が図2 (a) に示すエピウェーハと異なり、その他の点は実質 的に同一である。エッチング停止層33は厚さ0.2μ mのInAlPである。後述するGaPウェーハ31も 第1の実施例と実質的に同一のものを使用した。

【0099】まず、図4 (a)~(c)に示すように、 直接接着工程のうち室温貼り合わせまでの工程を第1の 実施例と同様に行なった。

【0100】次に、熱処理をする前にGaAs基板32 を除去する。この点が本実施例の特徴である。図4

(c) に示す室温被密着体をアンモニアと過酸化水素水 の混合液に浸漬し、GaAs基板32をエッチングによ り取り除いた。このエッチング液は I п A 1 Pをエッチ ングしないので、エッチング後は、図4(d)に示すよ うに、エッチング停止層33が表面に残っている。

【0101】GaAs基板32を取り除いた後、第1の 実施例と同様に熱処理をした。処理温度は第1の実施例 で用いた2つの温度のうち、高い方の800℃とした。

【0102】次に、図4(e)に示すように、熱処理 後、リン酸と過酸化水素水と水の混合液でエッチング停 止層33をエッチングにより除去し、また、硫酸と過酸 化水素水と水の混合液でバッファー層38を一部残して エッチングにより取り除き、さらに第1の実施例と同様 にN型クラッド層34の上側のバッファ層を残した部分 とGaP基板31の下面に電極39を設けて、図4

(f)に示すLED2を得た。残したバッファ層は、コ ンタクト層の役割を果たす。

【0103】800℃で熱処理をすると、第1の実施例 では5組中3組の被接着体が破壊したが、本実施例では 5組すべてが割れずクラックも見られなかった。 また本 実施例のLED2の特性は、輝度およびVFとも、第1 の実施例の被接着体のうち、800℃の熱処理で破壊さ れなかった被接着体から製造したものと同じであった。 【0104】熱処理をする前にエピウェーハのGaAs 基板32を除去することで、熱処理による被接着体の破 壊を免れた理由は次のとおりである。即ち、被接着体の 破壊は、エピウェーハの熱膨張係数とGaP基板31の 熱膨張係数との差異に基づく。エピウェーハの容積のほ

とんどはGaAs基板32で構成されるので、エピウェ

ーハの平均熱膨張係数はほぼGaAsに等しい。 GaA

sはGaPより熱膨張係数が大きいため、エピウェーハ

の平均熱膨張係数もGaP基板31より大きい。この一 方、エピタキシャル成長層の格子定数はGaAs基板3 2に適合させているにもかかわらず、エピウェーハはエ ピタキシャル成長層側が凸に反っている。このことは、 エピタキシャル成長層の熱膨張係数がGaAs基板32 の熱膨張係数よりも小さいことを示している。従って、 エピウェーハからGaAs基板32を除去すれば、エピ ウェーハの平均熱膨張係数はエピタキシャル成長層の熱 膨張係数となり、GaP基板31に近くなる。この結 果、熱処理をしても被接着体の破壊が起こらなくなる。 従って、GaAs基板32のすべてを熱処理前に除去し なくても、その一部を除去することでもエピウエーハの 平均熱膨張係数がGaP基板31に近づき、熱処理中の 被接着体の破壊を防止する効果がある。

【0105】また、本実施例ではエッチング停止層33 を利用して、N型クラッド層34が熱処理中に露出しな いようにした。これは、InGaA1P系材料を高温で 加熱すると蒸気圧が高いP (リン)が蒸発し、いわゆる リン抜けを起こす可能性があるため、これを防止するの が目的である。このように、活性層やクラッド層などの 発光に直接関与するエピタキシャル成長層は、熱処理中 に露出させないことが望ましい。

【0106】異種材料同士の直接接着に関しては、特許 第2801672号で、低温で熱処理をした後に一方の ウェーハを薄くして高温で熱処理をする方法が本発明者 らにより提案されている。この方法は、一方のウェーハ を薄くすることで、他方のウェーハへ印加される熱応力 を減らすもので、本実施例のようにエピウェーハ全体の 平均熱膨張係数を変えて熱応力を減らすものではない。 【0107】本発明にかかる接着型基板の製造方法で も、低温で熱処理をして所定の接着強度を得てからエピ ウェーハの基板を除去し、その後所定の高温で熱処理を することも可能である。ただし、本実施例のように接着 面の電気的特性が問題となる場合には、低温熱処理を1 00~300℃以下の低い温度で行うことが望ましい。 この理由は次のとおりである。即ち、脱水縮合反応の進 行で接着強度は増加するが、同時に脱離する水分も増え る。そのまま温度を上げて接着反応を完結させればよい が、一度熱処理を止めると水分が接着界面に固定され、 再度高温に昇温しても電気特性に悪影響を与える可能性 が高いためである。

【0108】(第3の実施の形態)次に、本発明の第3 の実施の形態について説明する。本実施形態は、2枚の ウェーハを接着する際に、結晶学的にみて、一方のウェ --ハの「裏」と他方のウェーハの「表」とが接合される ように向きを揃える点に特徴を有する。

【0109】図5は、本実施形態にかかる基板の接着方 法を説明するための概念図である。

【0110】すなわち、半導体基板は、通常は、図5

(a) に例示したような単結晶インゴットから所定の結

晶方位にスライスされることにより得られる。

【0111】そして、従来は、図5(b)に例示したように、このようなインゴットIGからスライスされたウェーハ111、112の表面111A、112Aをそれぞれ鏡面研磨し、必要に応じてその表面に図示しないエピタキシャル層などを形成し、しかる後に、表面111Aと112Aとが向き合う向きに対向させて接着していた。

【0112】ここで、接着界面の抵抗に関しては、シリコン(Si)同士の接着と、化合物の接着では差異がある。すなわち、シリコン(Si)同士では、接着するウェーハの結晶方位に関わらず、接着面のキャリア濃度を高くして、接着熱処理温度を適切な範囲に選べば、界面に電気抵抗は発生しない。例えば、(100)面に(111)面を接着しても、(100)面同士のウェーハを互いに45度回転させて界面抵抗はない。

【0113】これに対して化合物、特にLED用ウェーハなどの接着の場合は、キャリア濃度を高くするだけでなく、接着するウェーハ間の面方位を整合させないと、界面に抵抗が発生する。この現象に従って、界面抵抗を減らすために、結晶の方向に対して同じ角度の傾きを持つウェーハ同士を、相互に回転させずに結晶の回転方向の向きを合わせて接着する方法が、米国特許(USP)第5,661,316号で提案されている。

【0114】これに対して、本発明者は、種々の結晶方向を組み合わせて接着を試みた結果、ウェーハの傾きと回転方向を合わせるだけでは不十分で、特に結晶に対して傾いた面を持つウェーハでは、一方のウェーハの「表」面に、他方のウェーハの「裏」面を接着することが、界面抵抗を減らす上で大きな効果があることを見いだした。

【0115】すなわち、本実施形態においては、図5(c)に表したように、ウェーハ111の裏面111Bとウェーハ112の表面112Aとが向き合う向きに対向させて接着する。本発明者は、後に詳述するように、このように接着すると接着界面の結晶性を改善し、電気的な抵抗成分を大幅に低減できることを見いだした。【0116】例えば、閃亜鉛型構造を有するIII-V族化

【0116】例えば、閃亜鉛型構造を有するIII-V族化合物半導体を例に挙げると、図5(a)に表したように、[100]方向に成長させた単結晶インゴットIGには、その成長軸に対して傾斜して(111)A面が表れる方向と、(111)B面が表れる方向とが存在する。ここで、(111)A面は、例えば、III属元素が表面に優勢に表れる原子面であり、(111)B面は、V属元素が表面に優勢に表れる原子面である。

【0117】そして、このような単結晶インゴットから (111) A面に所定の角度をもって傾けた方向にスラ イスして得られた半導体基板111、112の表面は、 (111) A面の物性が優勢に表れる表面111A、1 12Aを有する。これに対して、これらの半導体基板1 11、112の裏面111B、112Bは、(111) B面の物性が優勢に表れる面となる。

【0118】結晶を傾けてスライスするのは、いわゆる「ジャスト」方位の基板よりも、傾いた表面方位を有する基板の方がエピタキシャル成長に都合がよいためで、一般に(100)面を(111)面方向に傾ける。ところが、GaAsやGaPのような化合物半導体の場合は、上述したように、(111)面には2種類有り、一方は表面がIII族のGaで覆われ、他方はV族のAsやPで覆われる。そして(111)面が表面になるように結晶を加工してウェーハを作ると、その表面と裏面は互いに異なる面になることが知られている。

【0119】図5の場合、例えば、表面側が(111) III族面に傾くようにスライスすると、裏面は(11 1)V族面に傾く。従って、図5(c)に表したように 2枚の半導体基板の表面と裏面とを接着することは、 (111)III族面に傾いた面と(111)V族面に傾い た面とを接着することにほかならない。

【0120】(100)面を(111)III族面に傾けた面は、(100)面と(111)面が混在し、III族原子の比率が高い。逆に(111)V族面に傾いた面はV族原子の比率が高い。両者を組み合わせると、接着界面でIII族とV族の比が保たれ、電気特性に悪影響を与えるダングリングボンドが減り、電気抵抗を減らすことができる。

【0121】従って、接着する半導体基板の材料が同一である場合には、表面の傾斜角度は2枚の基板の間で相互に近いことが望ましい。この場合に、最もIII族原子とV族原子のバランスが良好になるからである。

【0122】一方、異なる材料の半導体基板同士を接着する場合には、両者の物性に合わせて、表面の傾斜角度も調節することが望ましい。材料が異なる場合には傾斜角度に対するIII族原子やV族原子の比率も異なる場合があるからである。

【0123】また、異方性が出現する方向(例えば、G aAsやGaPにおける<111>方向)の傾斜角(オフアングル)が小さい表面を有する半導体基板の場合には、表面同士を組み合わせてもダングリングボンドの数が少なく、界面抵抗の上昇は比較的小さい傾向がある。これに対して、傾斜角が10度以上の場合は、裏面と表面を組み合わせると顕著な効果が得られる。

【0124】一方、本発明者の検討の結果によれば、表面の傾斜角が小さい場合、例えば傾斜角が0度の(100)ジャスト面を表面に有する基板を接着する場合でも、裏面と表面とを接着すると効果が見られる。従来は、(100)面は裏面も表面も電気的に等価と考えられていた。しかし、GaAsやGaPのようなIII-V族化合物半導体は閃亜鉛構造を有し、III族原子とV族原子がそれぞれ別の面心立格子位置に配置し、これらの格子が互いに対角線方向に格子定数の1/4だけずれている。従っ

て、(100)面は、III族原子かV族原子の一方が最表面に出て、他方は1/4格子分だけ内部にあると推測される。この場合、基板の裏面においては、電気的中性を保つために表面と逆の原子が最表面に出ることとなる。このような理由により、(100)ジャスト面でも、表面と裏面とを組み合わせて接着する方が、ダングリングボンドの数が少なく、界面抵抗の上昇が小さくなるものと考えられる。

【0125】本実施形態は、異なるインゴットからスライスされた2枚の半導体基板を接着する場合にも同様にも顕著な効果を奏する。

【0126】図6は、2つの異なるインゴットからスライスされた半導体基板を接着する様子を表した概念図である。例えば、同図(a)に表したように、[100]方向に成長したGaP単結晶インゴットから(111)方向に傾斜させたオフアングルを有する半導体基板11をスライスする。半導体基板11は、(111)A面の成分が強く表れる表面11Aと、(111)B面の成分が強く表れる裏面11Bとを有する。同様に、図6(b)に表したように、GaAsインゴットからオフアングルを付けてスライスした半導体基板12も、(111)A面の成分が強く表れる表面12Aと、(111)B面の成分が強く表れる裏面12Bとを有する。

【0127】これら2枚の基板を接着する際には、裏面 11Bと表面12Aとを接着する。または、表面11A と裏面12Bとを接着する。このように表面と裏面とを 接着することにより、界面でのIII族原子とV族原子との バランスを良好なものとし、ダングリングボンドや結晶 欠陥を低減して、電気抵抗も大幅に低下させることがで きる。

【0128】なお、異なる単結晶インゴットからそれぞれスライスした半導体基板の「表」と「裏」の判断は、インゴットの成長方向すなわち種結晶に対する向きにより決定することができる。すなわち、通常はインゴットを成長する際に、種結晶の結晶方位を一定にする。従って、異なるインゴットであっても、その(111)A面あるいは(111)B面の方位は、成長方向に対して一定の関係を有する。つまり、異なるインゴットからそれぞれスライスされた半導体基板のいずれにおいても、種結晶に近い側を「表」面とし、反対側の面を「裏」面と定義して、「表」面と「裏」面とを接着すれば良い。

【0129】一般に市販されている化合物半導体のウェーハの場合には、(111)A面とB面とを区別する目的で、「インデックス・フラット(IF)」などと称される直線状切断部がウェーハの一部に設けられていることも多い。このような場合には、ウェーハの「表」と「裏」を容易に識別できる。

【0130】また、異なるインゴットからスライスした 半導体基板の「表」と「裏」の判断は、メサエッチング により行うこともできる。すなわち、GaAsやGaPウェー ハにメサエッチングを行うと、メサの互いに直交する断面形状が順メサと逆メサを呈する。また、同じウェーハの表面と裏面では、順メサの方向が互いに直交する。これらの順メサと逆メサの方向は、それぞれ結晶の(111)A面と(111)B面の方位に対応して出現する。従って、この順メサと逆メサの方向によって半導体基板の表面側と裏面側とを区別することができる。

【0131】2枚の半導体基板の表面と裏面とを接着すると、接着された面同士の順メサ方向は互いに直交し、接着された面と反対側の面同士、すなわち2枚のウェーハが接着により1枚になった新たなウェーハの一方の面と他方の面の順メサ方向は互いに直交する。

【0132】次に、本実施形態の具体例として第4~第6実施例について説明する。

【0133】 (第4の実施例) まず、第4の実施例として、接着ウェーハの界面抵抗を測定した具体例について説明する。

【0134】図5に表したように[100]方向に成長させたGaP単結晶インゴットから、(111)方向に15度傾斜させてGaPウェーハ111、112を切り出した。切り出したウェーハ111、112をそれぞれ2つに分け、一組は図5(b)に表したようにいずれも上面(表面)111A、112Aを研磨して鏡面を形成し、他の一組は図5(c)に表したように、ウェーハ111の下面(裏面)111Bと、ウェーハ112の上面(表面)112Aを鏡面研磨した。表面を研磨したウェーハは、研磨面が(111)Ga面方向に、裏側を研磨したウェーハは(111)P面方向に傾いている。

【0135】この2組のウェーハを使用して、表面同士と、表面と裏面の組合せで接着し、界面の電気抵抗を比較した。

【0136】接着の方法は、後に詳述する方法と同じであり、熱処理は800℃で行った。GaPの接着面にはキャリア濃度を変えたGaPエピタキシャル層を成長させ、接着界面のキャリア濃度を種々の値に調節した。接着したウェーハは両面に電極を設けて接着面まで250μm□の大きさになるようにハーフダイシングを行い、I-V特性を測定し、GaP基板のバルク抵抗を差し引いて接着界面の抵抗を求めた。

【0137】図7は、接着面のキャリア濃度と界面抵抗との関係を表すグラフ図である。同図において、黒丸は表面同士を接着したものを表し、白三角は表面と裏面とを接着したものを表す。表面同士の接着(黒丸)では、キャリア濃度を上げると界面抵抗が下がるがゼロにはならない。これに対して本発明の裏面と表面の組合せ(白三角)では、キャリア濃度が低い場合にも、界面抵抗は非常に低く、キャリア濃度が2×10¹⁸ cm⁻³程度まで上昇すると、界面抵抗を実質的にゼロにすることができた。

【0138】なお、キャリア濃度と界面抵抗との関係

は、表面エピ層がなくても同様で、キャリア濃度が高い 基板を利用すれば、エピ層がなくても界面抵抗を下げる ことができる。

【0139】(第5の実施例)次に、第5の実施例として、図2と同様の工程によりLEDを試作評価した結果について説明する。

【0140】まず、(111)Ga面方向に15度傾斜させたGaAsウェーハ12を用意し、その上に図2(a)に表したように、InGaAlPからなるLED構造18~17をエピタキシャル成長した。このようにして得られた4元エピタキシャル・ウェーハの接着面(p型クラッド層16の表面)は、基板と同様に(111)Ga面方向に15度傾斜している。

【0141】次に、GaPウェーハ11として、(11 1)Ga面方向に15度傾斜させた2枚のGaPウェーハを 用意し、一方は表面側、他方は裏面側を鏡面に研磨し た。

【0142】しかる後に、図2(c)に表したように、GaPウェーハの研磨面をクラッド層16に接着した。

【0143】さらに、図2(d)に表したようにGaAs基板12を除去し、得られたLEDの動作電圧を調べた。

【0144】その結果、GaPウェーハ11の接着面がGaAs基板12と同じく(111)Ga面に傾斜したLEDの20mA通電時の動作電圧は4.5Vであった。これに対して、本実施形態に従ってGaPウェーハ11の接着面が(111)P面に傾斜したLEDの20mA通電時の動作電圧

(1111)P面に傾斜したLEDの20mA通電時の動作電圧は2Vと顕著に低下し、明らかに界面抵抗が減少したことが分かった。

【0145】(第6の実施例)次に、第6の実施例として、(100)ジャストの表面方位を有するウェーハ同士を接着した具体例を説明する。

【0146】まず、GaPの単結晶インゴットから(100)ジャストの表面方位をもつウェーハを切り出し、インゴットの種結晶に近い面と表面と定義した。次に、これらのウェーハの表面側あるいは裏面側を鏡面に加工し、0.2μmの層厚でキャリア濃度1×10¹⁸cm³のGaP層をその鏡面上にエピタキシャル成長した。ここでエピタキシャルGaP層のキャリア濃度を比較的低くしたのは、図7に関して前述したように、キャリア濃度が低い方が、界面抵抗に対する接着面の組合せの影響が大きく、比較が容易なためである。

【0147】このようにしてエピタキシャル層を挟んで、ウェーハの表面同士、あるいは表面と裏面とをそれぞれ接着し、界面抵抗を測定した。

【0148】その結果、表面同士を接着したものでは界面の電流電圧特性はオーミックにならず、20mA通電時に界面付近において約2.2Vの電圧が発生した。これに対して、表面と裏面とを接着したものでは、電流電圧特性は直線状でオーミック性を示し、20mA通電時の抵抗も0.8Vと小さかった。

【0149】表面同士を接着したものにおいて大きい抵抗が発生するのは、ダングリングボンドがキャリアをトラップして、接着面のキャリア濃度が低下したためであると考えられる。つまり、(100)ジャスト基板の場合においても、インゴットの成長方向に対応して、ウェーハの「表」と「裏」が存在し、「表」と「裏」とを接着することにより界面抵抗を有意に低下できることが分かった。

【0150】(第4の実施の形態)次に、本発明の第4の実施の形態について説明する。本実施形態は、2枚のウェーハを接着する際に、ウェーハの全体ではなく、一部のみを加圧することにより熱膨張に伴う「ずれ」を緩和する点に特徴を有する。

【0151】図8は、本実施形態を説明するための概念 図である。すなわち、前述したいずれかの実施形態に基 づいて2枚のウェーハA及びBを接着する際に、本発明 者は、これらのウェーハをどのように保持加圧すべきか について独自の検討を行った。

【0152】図8(a)及び(b)は、本実施形態に係る加圧保持方法を表すものであり、同図(c)及び(d)は、比較例としての加圧保持方法を表す。

【0153】まず、比較例から説明すると、図8(c)に表した例においては、2枚のウェーハA及びBは、重ねた状態で十分に広いジグJ3の上に載置されており、上方から荷重は印加されない。このような方法によると、ウェーハA及びBは面内方向Sに自由に伸縮できるので、熱膨張率の差などに起因する割れなどの問題は生じないが、接着が不十分となる場合が多い。

【0154】また、図8(d)に表した例においては、2枚のウェーハA及びBは、十分に広いジグJ3及びJ4によって保持され、荷重Pにより加圧される。この場合は、加圧は施されるものの、ウェーハA及びBが面内方向に伸縮することが困難となり、熱膨張率の差などの「ずれ」を吸収緩和することができずにウェーハが割れることがある。

【0155】これに対して、本実施形態においては、図8(a)に表したように、2枚のウェーハA及びBの全面を加圧せずに、その一部のみを対向配置されたジグJ1及びJ2により加重Pで加圧する。ウェーハA及びBが異なる材料からなる場合には、加熱に伴って熱膨張率の差による「ずれ」が生ずる。これに対して、本実施形態によれば、ウェーハの一部のみを保持加圧することにより、加圧部以外の部分は、面内方向Sに容易に伸縮することができる。その結果として、熱膨張の差に伴う「ずれ」を許容しつつ、接着することができる。

【0156】ウェーハの一部のみを加圧するためには、図8(b)に表したように、一方のジグJ1の接触面積のみをウェーハよりも小さぐしても良い。この場合にも、ウェーハBは、全体がジグJ3により保持されているが、荷重Pは、ウェーハAの上のジグJ1から部分的

にのみ印加される。その結果として、ウェーハA及びBは、面内方向Sに伸縮することが可能であり、熱膨張率の差に起因する「ずれ」などを吸収緩和することができる。

【0157】以下、本実施形態の実施例について説明する。

【0158】(第7の実施例)図9(a)~(d)は、本実施形態の製造方法を具体的に説明する略示断面図である。

【0159】まず、図9(a)に表したように、直接接着に供するエピウェーハには、n型GaAs基板12上にバッファ層18,n型クラッド層14、活性層15,p型クラッド層16、および表面カバー層17が順次積層されて形成されている。これらのエピタキシャル成長層は、例えばMOCVD (Metal Organic Chemical Vapor Deposition) 法により形成される。

【0160】n型GaAs基板12は、サイズが直径2インチ、厚さ 250μ mであり、不純物としてSiが約1E18/cm³のキャリア濃度でドープされており、さらにその主面は鏡面仕上げとなっている。バッファー層18はGaAsで、厚さは 0.5μ mである。最上層の表面カバー層17は2層構造で、下側が 0.1μ mのGaAs層 $17A、上側が<math>0.2\mu$ mのInGaAIP層17Bである。

【0161】次に、エピウェーハをアンモニアと過酸化水素水の混合液に侵漬して裏側の堆積物を除去し、次に、エピウェーハを界面活性剤で洗浄した後、70℃のリン酸でInGaAIPカバー層17Bをエッチングした。このエッチングは下のGaAs層17Aで選択的に止まる。次いで、容積比でアンモニア1、過酸化水素水15、混合液にエピウェーハを浸漬してエッチングを行い、図9

(b) に示すように、下側のGaAsカバー層17Aを除去した。この混合液は、GaAsカバー層17Aを選択的にエッチングするもので、数秒で表面カバー層17Aが除去されたことが観察できたが、1分間侵潰を続けてp型クラッド層16の表面を完全に表出させた。

【0162】次いで、表面カバー層17を除去したエピウェーハと、表面に厚さ 0.2μ m、キャリア濃度 2×10 18 c m-3 の高濃度GaP層を成長させたGa P基板11との直接接着を行い、図9 (c)に示す被接着体を得た。以下、直接接着の工程をより詳細に説明する。

【0163】直接接着の前処理として、GaP基板11を界面活性剤で洗浄し、希弗酸に浸漬して表面の自然酸化膜を除去し、水洗をした後にスピナで乾燥させた。また、エピウェーハは上述した方法で表面カバー層17を除去した後、GaP基板11と同様にして酸化膜除去のため希弗酸処理を行い、水洗とスピナ乾燥を行なった。これらの前処理は、すべてクリーンルーム内の清浄な雰囲気下で行った。

【0164】なお、第3実施形態に関して前述したよう

に、本実施例においても、エピウェーハとG a P基板 1 1とをそれらの表面と裏面を接着するように結晶方位を 調節しても良いことはいうまでもない。

【0165】次に、前処理を終えたエピウェーハをエピタキシャル成長層が上方になるように載置し、その上にGaP基板11を、鏡面が下向きになるように載置し、室温で密着させた。GaPは透明であるため密着状態を目視にて観察できる。GaP基板11をエピウェーハに載置すると、エピウェーハが正面視で凸形状をなすように反っているため、GaP基板11の中央部が最初に密着した。そのまま放置するだけで密着部が自然にGaP基板11の周級の面取り部分を除いて全面が密着した。同様の操作を繰り返し、計15組の室温密着を行なった。【0166】直接接着の最終工程として、室温で密着している被接着体を拡散炉内に入れて800℃で熱処理を

行った。雰囲気は水素を10%含むアルゴンである。 【0167】被接着体は5組ずつに3つに分け、同時に 異なる熱処理ジグを使用して比較した。

【0168】本発明の実施例としては、図8(a)に例示したように、中央に50の円形突起が付いたカーボン板で密着した基板を上下から挟み、上に120gのカーボン製の重りを乗せて、ウェーハの中央部だけを押さえた。このジグでは5枚ともウェーハ全面が接着でき、ウェーハの割れはなかった。

【0169】比較例として、図8(c)に例示したように、ウェーハを平らなカーボン板に置き、上にはなにも乗せずに無荷重状態で熱処理をした。この方法では5枚のうち2枚に面積にして30%を越す大きな剥がれ部分が生じた。ウェーハの割れはなかった。

【0170】もう一つの比較例として、図8(d)に例示したように、ウェーハを平らなカーボン板で挟み、重りを乗せて全面に荷重をかけて熱処理した。この場合、5枚中2枚が割れ、残る3枚も全面接着には至らなかった。割れたウェーハも含めて、ウェーハの周辺部が接着し中央部が剥がれたことから、ウェーハの厚さバラツキで厚くなっていた周辺部分が先に接着してしまい、熱膨張による界面のズレを吸収できなかったのが原因であったと考えられる。

【0171】以上説明したように、本実施形態によれば、ウェーハを部分的に保持加圧するこにより、接着工程を高い歩留まりで実施できることが確認された。

【0172】(第5の実施の形態)次に、本発明の第5の実施の形態として、発光層からの光に対して透光性のある基板を有する半導体発光素子について説明する。すなわち、本実施形態に係る半導体発光素子は、典型的には、第1乃至第4の実施形態に関して前述した基板の接着技術を用いて形成することができる発光素子である。

【0173】まず、本実施形態に係る半導体発光素子として、発光に寄与する発光層の面積を、透明基板の面積

に対して小さくして、発光の輝度を向上させた例を説明する。 図10(a)は、本実施形態に係るLEDの断面構成を表す概念図であり、同図(b)は、比較例としての従来のLEDの断面構成を表す概念図である。

【0174】すなわち、いずれも透明基板であるGaP基板11上に、クラッド層14、活性層15、クラッド層16を持ち、上下に電極19Aと19Bを設けたLEDである。但し、図10は、概念図であり、実際には、これらの他に、コンタクト層や電流狭窄層あるいは電流拡散層などの各種の要素が設けられていても良い。

【0175】従来のLEDは、図10(b)に表したように、活性層15と透明基板11の大きさは等しく、上方から見た面積は同じであった。このような従来のLEDは、例えば、多数のLED構造を作り込んだウェーハを、ダイシングにより切ったり劈開するなどして、多数のLEDチップに切り分けて製造することができる。

【0176】これに対して、本実施形態においては、活性層15を含む積層体10の面積が、透明基板11より小さい。そして、このように活性層15の面積を小さくすると、LEDの発光輝度が向上する。以下、このように活性層の面積が小さくなるとLEDの輝度が上がる機構を説明する。

【0177】LEDは電流を流すことで注入されたキャリアが再結合して発光する。図10(a)及び(b)に表したLEDの場合、注入されたキャリアはクラッド層14及び16に挟まれた活性層15に閉じこめられ、そこで再結合する。しかし、キャリアの再結合には、発光を伴うものだけではなく、発光を伴わない非発光再結合も混在する。例えば、結晶欠陥準位や界面準位を介して再結合した場合は非発光で再結合が生ずる。

【0178】非発光再結合は発光再結合よりも速度が速いため、注入されたキャリアは優先的に非発光再結合を起こす傾向がある。一方、欠陥準位や界面準位は結晶中での密度が限られているため、非発光再結合がある一定の電流で飽和すると、それを越える電流が発光再結合に費やされて発光を生ずるようになる。従って、同じ量の電流をLEDに流す場合、狭い面積に流した方が、非発光再結合に消費される電流成分を減らすことができ、注入電流に対する発光再結合の割合、すなわち発光効率を高めることができる。つまり、活性層15の面積を小さくすることにより、LEDの輝度を上げることができる。【0179】しかし、発光層の面積を小さくすると、発光が電極19Aにより遮られて光の取り出し効率が低下、するという問題がある。これに対して、基板が透明であると有利である。

【0180】すなわち、LEDの発光層は基板に比べて薄いため、基板が不透明なLEDでは発光層から基板側に放出された光は基板によって吸収され、外部に取り出すことはできない。つまり、不透明基板を用いたLEDの場合には、発光層から上方に放出された光のみを、外部に取

り出し得る。しかし、このような不透明基板LEDで発光 層を小さくすると、発光効率の上昇よりも上側電極19 Aの遮光による取り出し効率の低下の方が大きくなり、 LEDの輝度は低下する。

【0181】同様の理由で、透明基板LEDであっても、発光層だけでなく基板の面積を同時に小さくすることも好ましくない。透明基板LEDでは、図10(a)に表したように、発光層から基板側に放出された光は、基板11を透過し、下側電極19Bにより反射される。発光層としての積層体10の両側に透明基板11の上面Sが露出していると、下側電極19Bにより反射された光を、この露出部分Sから取り出すことができる。このため、発光層としての積層体10を小さくしても基板11の面積を小さくしなければ、取り出し効率は下がらない。

【0183】同図に表したように、発光層の面積を小さくするにつれて発光強度は増大し、面積の比率が0.3になると、発光強度は比率1の場合の約1.2倍まで増加する。このように、透明基板を用いたLEDにおいて、発光層を基板よりも小さく形成すると、活性層15での発光効率を改善しつつ、光の取り出し効率の低下も抑制することができる。

【0184】次に、本実施形態の発光素子の製造方法の具体例について説明する。

【0185】図12及び図13は、本実施形態の半導体 発光素子の製造方法の要部を表す工程断面図である。

【0186】直接接着に供するエピウェーハの構造は、 図12(a)に示したとおりで、GaAs基板12の上 に、MOCVD法でエピ層93から982までを成長さ せたものである。ここで、n型GaAs基板12は、直 径2インチ、厚さ250µm、Siドープでキャリア濃 度は約1 e 18/c m 3で、鏡面仕上げが施されてい る。エッチング停止層93は、InAIPで、厚さ0. 2μm。GaAsコンタクト層94は、厚さ0.02μ mで、キャリア濃度は1e18/cm3である。InG aAlP電流拡散層95は、Al組成0.3のInGa AlPで、厚さ1. 5μ mであり、N型クラッド層14 は、A1組成0.6のInGaA1Pで、厚さ0.6μ mである。活性層15は、A1組成0.13のInGa AlPで、厚さO. 4μmである。P型クラッド層16 は、A1組成0.6のInGaA1Pで、厚さ0.6μ mである。InGaP接着層97は、厚さ0.1μmで あり、GaAsカバー層981は、厚さ0. 1μm、I n A 1 Pカバー層 9 8 2 は厚さ 0. 1 5 μm である。

【0187】次に、このエピウェーハを界面活性剤で洗浄し、容積比でアンモニア1、過酸化水素水15の混合液に侵漬し、GaAs基板12の下側をエッチングして、エピウェーハの裏面に付着したエピ反応生成物などを除去する。この際、エピウェーハの表側(図の上側)はInAlPカバー層982で覆われているので、エッチングされない。

【0188】次に、エピウェーハを再度界面活性剤で洗浄した後、リン酸で表面のInAlPカバー層982を除去する。引き続き、容積比で硫酸8、過酸化水素水1、水1の混合液でGaAsカバー層981を除去する。この混合液は選択的にGaAsカバー層をエッチングするもので、エッチングの後エピウェーハの表面にはInGaP接着層が表出する。

【0189】次いで、表面カバー層を除去したエピウェーハとGaPウェーハ11の直接接着を行い、図12 (b)に表した接着体を得た。以下、直接接着の工程を詳しく説明する。

【0190】GaPウェーハは、直径2インチ、厚さ250μm、p型の鏡面仕上げのものを使用した。接着界面の電気抵抗を下げるために、GaP表面に高濃度層をエピ成長させる場合もある。

【0191】ここで、第3実施形態に関して前述したように、エピ層とGaP層の接着面が「表」と「裏」の関係になるように両者の結晶方位を調節することが望ましい

【0192】さて、直接接着の前処理として、GaPウェーハは界面活性剤で洗浄し、希弗酸に侵潰して表面の自然酸化膜を除去し、水洗をした後スピナで乾燥させた。またエピウェーハは表面カバー層を除去した後、GaP基板と同じく酸化膜除去のため希弗酸処理を行い、水洗とスピナ乾燥を行なった。これらの前処理は、すべてクリンルーム内の清浄な雰囲気下で行った。

【0193】次に、前処理を終えたエピウェーハを上向きに置き、その上にGaPウェーハ11を、鏡面が下向きになるように乗せ、室温で密着させた。GaPウェーハ11は透明なため密着状態を観察できる。ウェーハを重ねると、エピウェーハが凸に反っているため、ウェーハの中央部が最初に密着した。そのまま放置するだけで密着部が自然に広がり、ウェーハの縁の面取り部分を除いて全面が密着した。

【0194】この工程においても、第4実施形態に関して前述したように、ウェーハの一部のみを加圧することにより、割れを抑制して確実に接着することができる。 【0195】さて、直接接着の最終工程として、室温で密着しているウェーハを石英ボートに立てて並べ、拡散

密着しているウェーハを石英ボートに立てて並べ、拡散 炉内に入れ熱処理を行った。熱処理温度は800℃、時間は1時間、雰囲気は水素を10%含むアルゴンである。

【0196】次に、エピウェーハのGaAs基板12を

除去した。まず、接着体をアンモニアと過酸化水素水の混合液に侵漬し、GaAsを選択的にエッチングした。このエッチングはInAlPエッチング停止層で停止する。次いで、70℃のリン酸でエッチングを行い、InAlPエッチング停止層93を選択的に除去することにより、図12(c)に表した積層体を得た。

【0197】次に、この積層体のGaP基板110裏面(図中下側)に、金(Au)/Zn合金と金(Au)からなる電極19Bを設け、GaAsコンタクト層940表面(図中上側)には、金(Au)/Ge合金と金(Au)からなる電極19Aを設けた。そして、PEP(photo-engraving process)により、上側の電極19Aを 300μ mピッチで直径 200μ mの円形に加工し、図13(a)の構造を得た。

【0198】次に、発光層の面積を透明基板の面積より小さくするために、金電極19Aをマスクにしてエッチングを行い、図13(b)に表したように、エピ層94から97をエッチングした。ここで、GaAsエピ層94はアンモニアと過酸化水素水の混合液でエッチングし、InGaAlP系エピ層94~16とInGaPエピ層97はHBr-Br液でエッチングした。

【0199】最後に、図13(c)に表したように、電極19Aを直径120μmの円形に再パターニングし、ウェーハを一点鎖線Cの部分で300μm□に劈開分離して図10(a)に表した構造のLEDチップを得た。【0200】なお、図10(a)において、図13(c)のエピ層の一部は省略した。

【0201】次に、本実施形態の別の実施例として、ウェーハ接着に先だって発光層の面積を小さくする製造方法について説明する。

【0202】図14は、本実施例の製造方法の要部を表す工程断面図である。

【0203】まず、図14(a)に表すように、GaAs基板12の上に発光層としての積層体10を形成したエピタキシャルウェーハを形成する。このエピウェーハに、例えば300 μ mピッチで縦横にブレードダイシングを行い、図14(b)に表したように、幅100 μ m、深さ20 μ mの溝Gを設けた。

【0204】次に、図14(c)に表したように、Ga P基板11を接着する。

【0205】次に、図14(d)に表したように、Ga As基板12を除去し、上下を逆さまにして電極19A と19Bを形成する。

【0206】最後に、劈開やブレードダイシングにより、一点鎖線Cに沿って素子分離を行い、図14(e)に表したようにLEDチップを得た。

【0207】GaAs基板12の上に形成したエピウェーハとGaP基板11とを接着する場合、GaAsとGaPとの熱膨張係数の差により応力が発生し、接着後の反りや、ひどい場合にはウェーハの破壊が生じる。

【0208】本実施例では、図14(c)に表したように、ウェーハ接着の際にエピウェーハ表面に溝Gが形成されて接着部が小面積に分割されているため、応力が緩和され、反りや破壊が少なくなるという利点が得られる。

【0209】また、ウェーハを貼り合わせる際、2枚のウェーハ間に空気が巻き込まれて未接着部が発生することがある。本実施例のように溝Gを設けておくと、巻き込まれた空気をウェーハ外に逃がすことができ、未接着部発生が少なくなるという利点も得られる。

【0210】なお、上述の実施例では、接着前にブレードダイシングでエピウェーハ表面を分割する例を挙げたが、PEPでウェーハ表面をパターニングすることにより溝Gを形成してもよい。

【0211】次に、本実施形態の半導体発光素子の変型 例について説明する。

【0212】図15は、本実施形態の半導体発光素子の変型例を表す概念図である。すなわち、本変型例においては、発光層としての積層体10を上側電極19Aと略同一の面積まで小さくした。

【0213】この構造では発光層としての積層体10の上面すべてを電極19Aが覆っているため、発光層から上向きに放出した光は電極19Aで反射して透明基板11内に入り、基板11の側面から外部に取り出されるか、または下側電極19Bで反射して電極19Aで覆われていない基板11の上面Sから取り出される。

【0214】本変型例の発光素子が、図10(a)の実施例や、図10(b)の従来例と機能的に異なる点は、LEDの上面から取り出される光が発光層16を殆ど通過していない点である。つまり、本変型例においては、活性層15は、比較的小さい光源として作用し、この光源から放出された光の殆どは、基板11を透過し、下側電極19Bにより反射されて上面Sから外部に取り出される。

【0215】LEDの発光波長は、活性層15のバンドギャップで決まる。クラッド層14、16はキャリアを閉じこめるため、活性層よりバンドギャップが大きくなるように設計されており、活性層15からの発光を吸収しない。しかし、活性層15自体は自ら発光した光を自己吸収する。また、電気的接続に必要なGaAsコンタクト層などのバンドギャップの小さい層も発光を吸収する。従って光を吸収する層を含む活性層あるいはコンタクト層など通さずに光を取り出した方が吸収が少なくてすむ。この点で、図14に例示した本変型例は有利である。

【0216】図15の構造を得るためには、例えば図12~図13に表した工程において、図13(a)に表した電極19Aの1回目のパターニングを、図13(c)のサイズで行い、この電極19Aをマスクにして発光層をエッチングをすればよい。

【0217】または、全く異なる方法によっても図15の発光素子を製造することができる。 図16は、図15に表した半導体発光素子の製造方法の要部を表す工程断面図である。

【0218】まず、図16(a)に表したように、LE D上下の電極19Aと19Bを全面に付けたまま、パタ ーニングをせずにチップに分離する。

【0219】次に、このようにして得られたチップに、図16(b)に表したように、ワイヤーWをボンディングする。すると、電極19Aの上には、ワイアWがボール状に形成したボール部19Cが接続される。

【0220】次に、このボール部19Cをマスクとして、上側電極19Aと発光層としての積層体10をエッチングし、図16(c)に表した構造が得られる。

【0221】以上説明した方法によれば、積層体10のエッチングの際に、ワイアWを介して通電し発光させておくこともできる。つまり、発光素子を発光させてその出力をモニタしながらエッチングを実施することにより、最適な発光強度が得られた時点でエッチングを停止することもできる。

【0222】次に、本実施形態のもうひとつの実施例としての半導体発光素子について説明する。

【0223】図17は、本実施例にかかる半導体発光素子の構成を表す概念図である。すなわち、本実施例の発光素子は、透明基板11の側面に段差STが設けられ、その上部が発光層としての積層体10のサイズに合わせて小さくされている。

【0224】この構造は、GaPウェーハ11を接着して図示しないGaAs基板を選択エッチングで取り除いた後、例えば、図12(c)や図16(a)の状態で、発光層側から発光層を越えて透明基板11の上部にまでブレードダイシングやエッチングで溝を設けることにより得られる。

【0225】本実施例の発光素子においては、活性層15から透明基板11に入射した光は、直接、あるいは1度のみ反射で外部に取り出されるだけでなく、透明基板11の内部で複雑な反射をして外部に取り出される場合が多い。一般に、光取り出し部の形状が複雑な方が光取り出し効率が高く、本実施例によれば透明基板11に段差を設けることにより、光取り出し効率をさらに改善できるという効果が得られる。

【0226】図17に表した例においては、透明基板1 1の上部を下部に対して1段小さくしてあるが、2段あるいはそれ以上の階段状に絞った方が光の取り出し効率をより高められる場合もある。

【0227】以上、具体例を参照しつつ、本発明の第1 乃至第5の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。

【0228】例えば、接着するウェーハあるいは、これを用いた半導体素子の材料としては、GaAsやGaP

に限定されず、その他の各種の化合物半導体について同様に本発明を適用して同様の効果を得ることができる。

【0229】また、半導体発光素子の積層構造については、コンタクト層や電流拡散層などの各種の要素を加えて、同様の効果を奏することができる。この他にも、例えば、活性層にMQW (multiple-quantum well) 構造を採用したものや、クラッド層にMQB (multiple-quantum barrier)を採用したものなどについても同様に適用することができる。

【0230】さらに、本発明は、LEDのみに限定されず、半導体レーザやその他の各種の半導体素子に同様に適用することができる。

[0231]

【発明の効果】以上詳述したとおり、本発明は、以下の効果を奏する。

【0232】即ち、本発明によれば、直接接着の障害となる、エピウェーハ表面清浄度の低下、エピウェーハの反り、エピタキシャル成長層と基板との間の熱膨張差が解消されるので、エピウェーハに直接かつ全面にわたって安定的に密着された接着型半導体基板が提供される。

【0233】また、本発明によれば、LEDなど発光素子の発光に寄与するエピタキシャル成長層を、その発光を吸収しない基板に直接かつ安定的に接着するので、輝度が高い半導体発光素子が提供される。

【0234】また、本発明によれば、上述した効果を奏する接着型半導体基板および半導体発光素子をそれぞれ高い歩留りで生産することができる。

【0235】また、本発明によれば、結晶の異方性に着目し、インゴットからスライスしたウェーハの「表」と「裏」とを接着することにより界面におけるダングリングボンドや結晶欠陥を低減し、界面抵抗を有意に低下できる。

【0236】また、本発明によれば、2枚のウェーハを接着する際に、部分的に保持加圧するこにより、接着工程を高い歩留まりで実施できる。

【0237】また、本発明によれば、透明基板の面積よりも発光層の面積を小さくすることで、LEDの取り出し効率を下げることなく発光効率を上げることができ、その結果輝度が高いLEDを得ることができる。

【0238】また、本発明によれば、ウェーハ貼り合わせ技術を応用することで、効率よく上記のLEDを製造することができる。特に、貼り合わせ前にエピウェーハの表面を分割しておく製造方法では、熱応力を分散する効果があり、その結果、貼り合わせ工程での不良発生を防止できる。

【図面の簡単な説明】

【図1】本発明にかかる接着型半導体基板の実施の一形態を示す略示断面図である。

【図2】本発明にかかる接着型半導体基板の製造方法の 第1の実施例と第2の実施例を説明する略示断面図であ る.

【図3】本発明にかかる接着型半導体基板の製造方法に 用いる In GaAl P材料の構成比と格子定数とバンド ギャップを示す表である。

【図4】本発明にかかる接着型半導体基板の製造方法の 第3の実施例を説明する略示断面図である。

【図5】本発明の第3実施形態にかかる基板の接着方法 を説明するための概念図である。

【図6】2つの異なるインゴットからスライスされた半 導体基板を接着する様子を表した概念図である。

【図7】接着面のキャリア濃度と界面抵抗との関係を表すグラフ図である。

【図8】本発明の第4実施形態を説明するための概念図である。

【図9】図9(a)~(d)は、本発明の第7実施例の 製造方法を具体的に説明する略示断面図である。

【図10】図10(a)は、本発明の第5実施形態に係るLEDの断面構成を表す概念図であり、同図(b)は、比較例としての従来のLEDの断面構成を表す概念図である。

【図11】図10に例示したような透明基板を有するInGaAlP系LEDにおいて、チップ面積に対する発光層の面積の比率と、外部発光強度との関係を表すグラフ図である。

【図12】本発明の第5実施形態の半導体発光素子の製造方法の要部を表す工程断面図である。

【図13】本発明の第5実施形態の半導体発光素子の製造方法の要部を表す工程断面図である。

【図14】ウェーハ接着に先だって発光層の面積を小さくする製造方法の要部を表す工程断面図である。

【図15】発光層としての積層体10を上側電極19A と略同一の面積まで小さくした半導体発光素子を表す概 念図である。

【図16】図15に表した半導体発光素子の製造方法の要部を表す工程断面図である。

【図17】透明基板11の側面に段差STが設けられた 半導体発光素子の構成を表す概念図である。

【図18】従来の技術によるInGaAlP可視光LE Dの一例を示す略示断面図である。

【図19】図18に示すLEDの従来の技術による製造 方法を示す略示断面図である。

【符号の説明】

1, 2, 100 InGaAI系LED

10 積層体

11, 31, 91 GaPウェーハ

12, 32, 82, 92 GaAsウェーハ

33 エッチング停止層

14,34,84,94 N型クラッド層

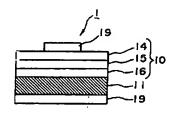
15,35,85,95 活性層

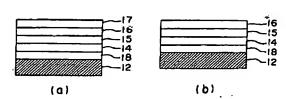
16,36,86,96 P型クラッド層

17,37 カバー層18,38 バッファー層

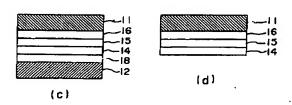
19, 39, 89, 99 電極

【図1】



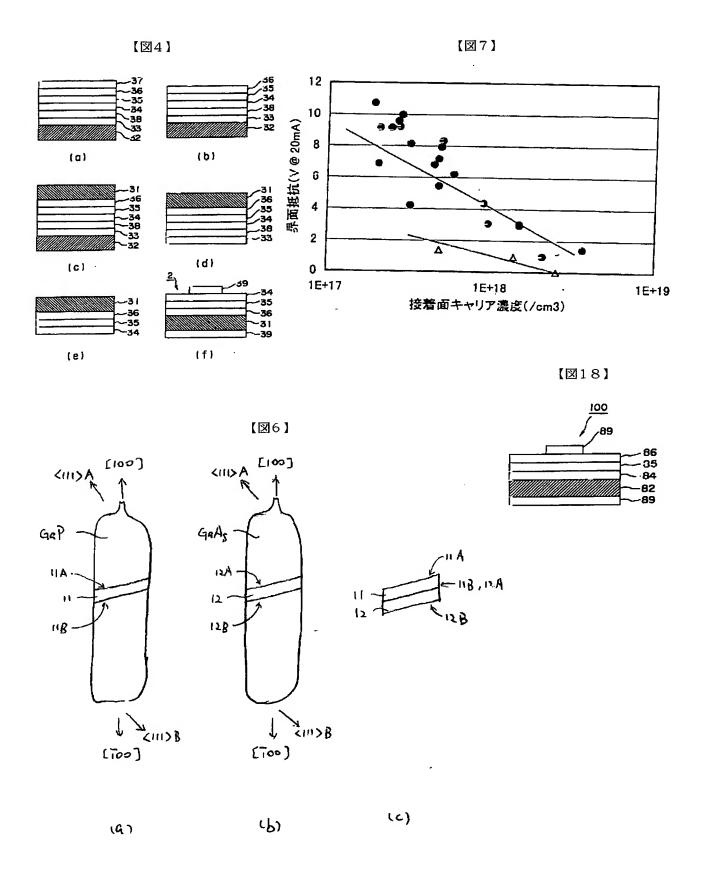


【図2】

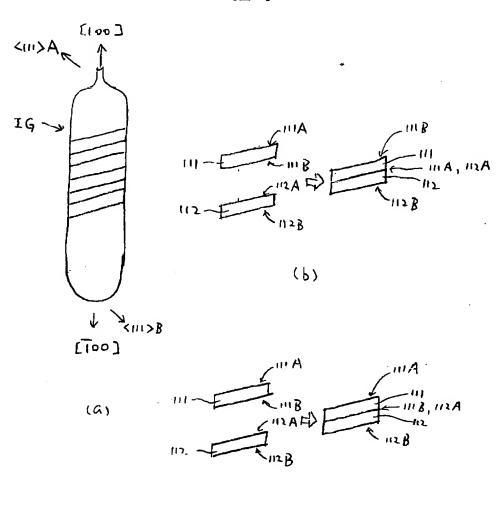


【図3】

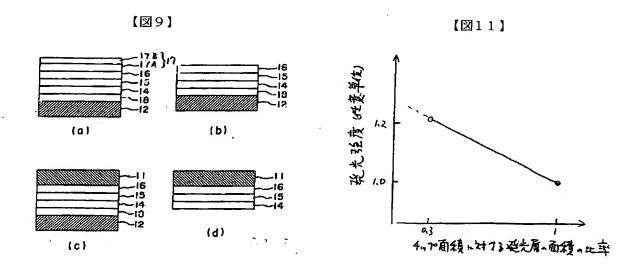
	1)式の組成比		構成让			格子定数		バンド	
番号	×	У	inP	AIP	GaP	計算値	GaAsとの比		備考
1	1.000		 	+	 	(nm)		(eV)]
	1.000	0.000	 1	0	0	0.5868	1.0380	1.35	InP単体
2	0.000	1.000	0	1	0	0.5463	0.9662	2.43	AIP単体
3	0.000	0.000	0	0	1	0.5451	0.9641	2.26	
. 4	0.500	0.280	0.5	0.14	0.36	0.5661	1.0013		GaP単体
5	0.500	1.000	0.5	0.5	0	0.5665	1.0013	1.83	実施形態(2)(A) 活性層
6	0.500	0.043	0.5	0.0215	0.4785	0.5660		1.89	実施影影(2)(A) 9 分片温
7	0.500	0.700	0.5	0.35	0.15		1.0011	1.81	從来例(赤)活性層
8	0.500	0.454	0.5	0.227		0.5663	1.0018	1.87	従来例(赤)クラット・層
9	0.500	1.000	0.5	0.227	0.273	0.5662	1.0015	1.84	從来例(綠)活性層
10	0.490	1.000	0.49	_		0.5665	1.0021	1.89	従来例(緑)クラッド層
11	0.480	1.000		0.51	0	0.5661	1.0014	1.90	実施形態 (2)(B)
12	0.470		0.48	0.52	0	0.565/	1.0007	1.91	実能形態 (2)(B)
13		1.000	0.47	0.53	0	0.5653	1.0000	1.92	実施形態 (2)(B)
	0.460		0.46	0.54	0	0.5649	0.9992	1.93	実旋形態 (2)(B)
14	0.450	1.000	0.45	0.55	0	0.5645	0.9985	1.94	実施形態 (2)(B)
15	0.440	1.000	0.44	0.56	0	0.5641	0.9978	1.96	
16	0.430	1.000	0.43	0.57	0	0.5637	0.9971		
17	0.420 -	1.000	0.42	0.58	0	0.5633		1.97	実施形態 (2)(B)
18	0.410	1.000	0.41	0.59	0		0.9964	1.98	实能形態 (2)(B)
19	0.400	_	0.4	3.0	0	0.5629	0.9957	1.99	実施形態 (2)(B)
				10.0	<u></u>	0.5625	0.9949	2.00	実施形態 (2)(B)

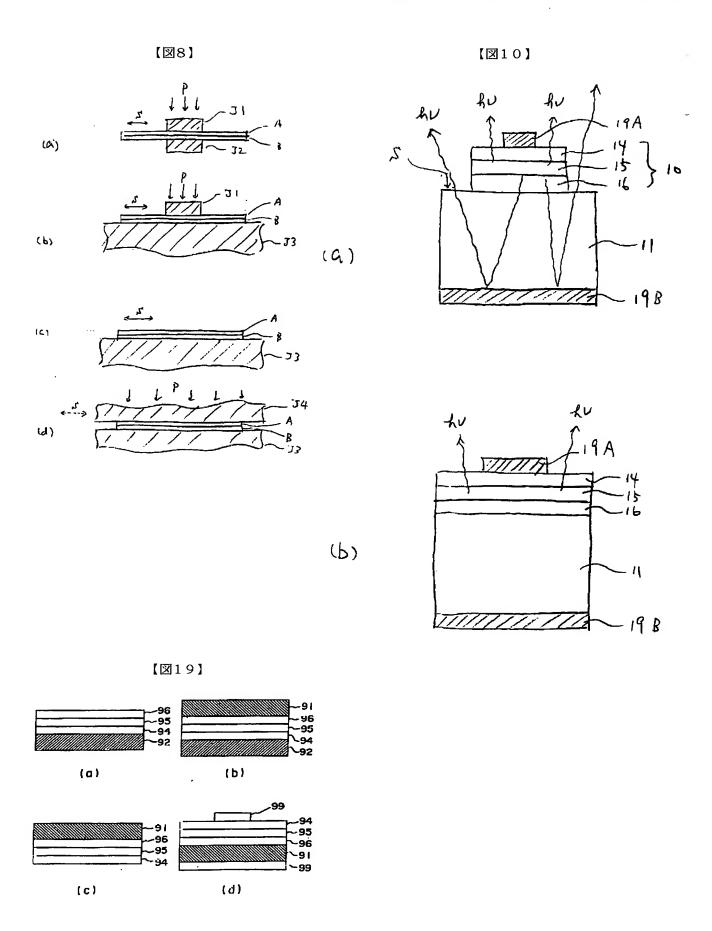


.【図5】

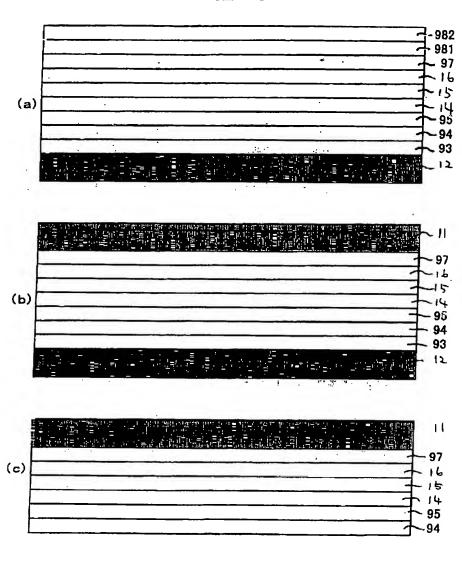


(c)

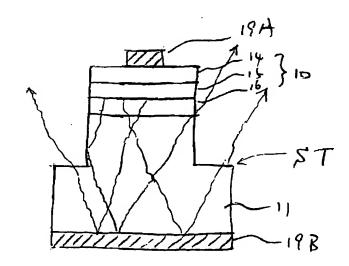




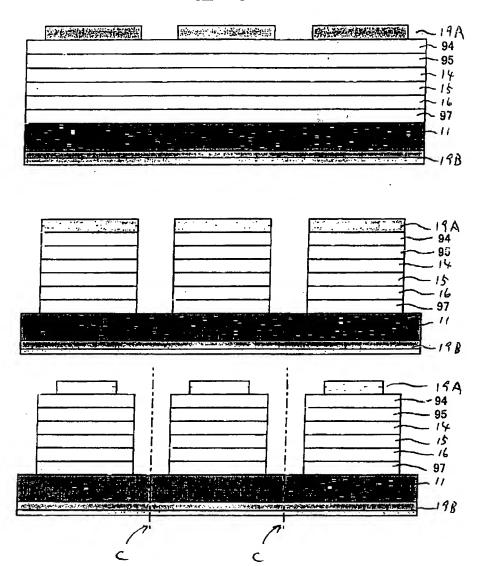
【図12】



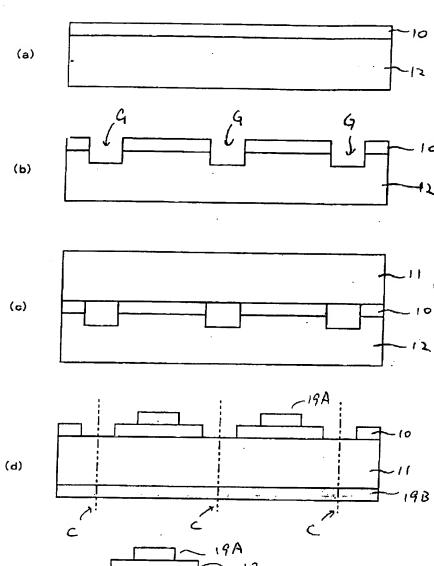
【図17】



【図13】





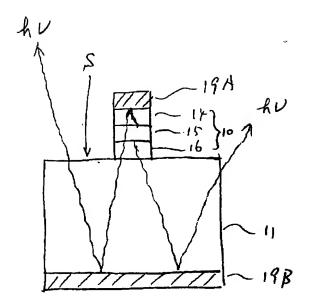


(e)

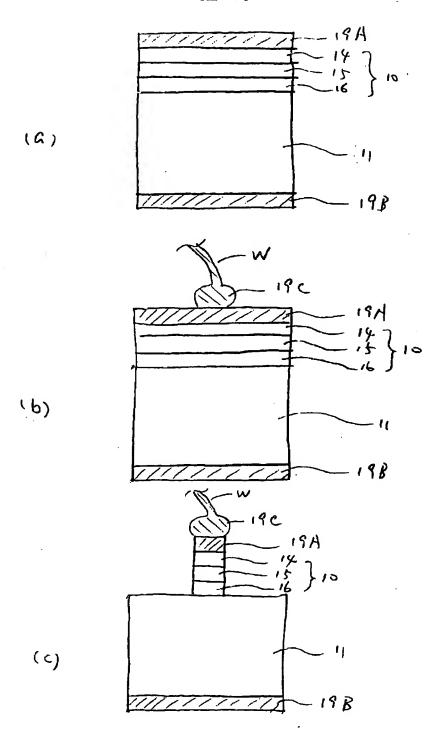
.

•

【図15】



【図16】



【手続補正書】

【提出日】平成12年10月13日(2000.10.

13)

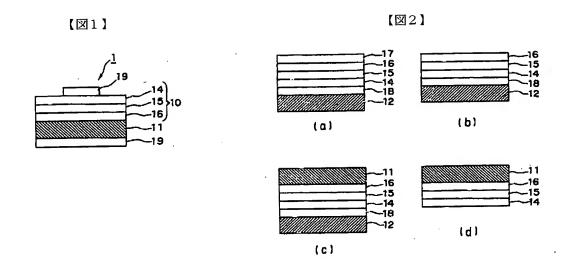
【手続補正1】

【補正対象書類名】図面

【補正対象項目名】全図

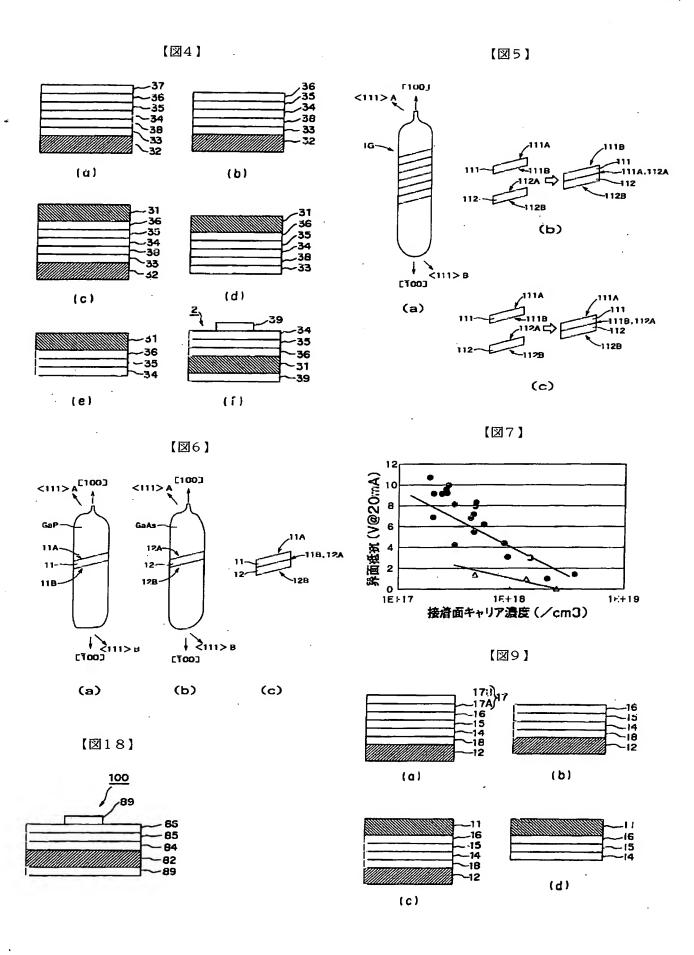
【補正方法】変更

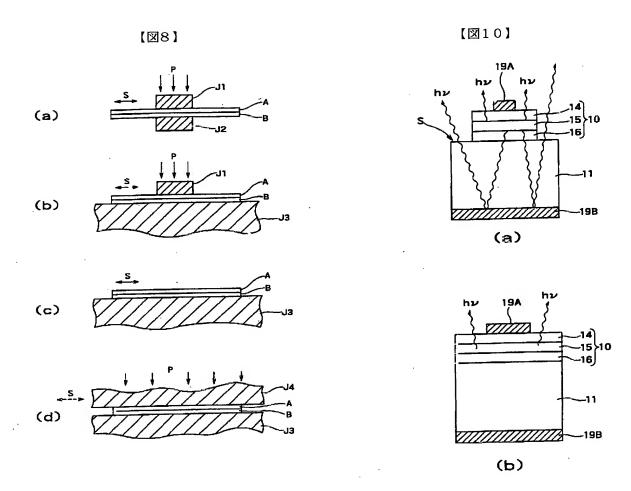
【補正内容】

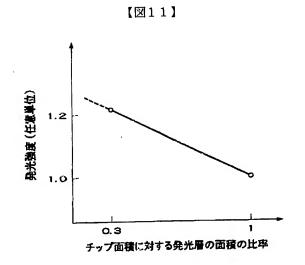


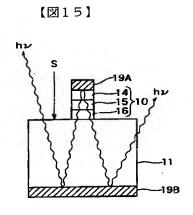
【図3】

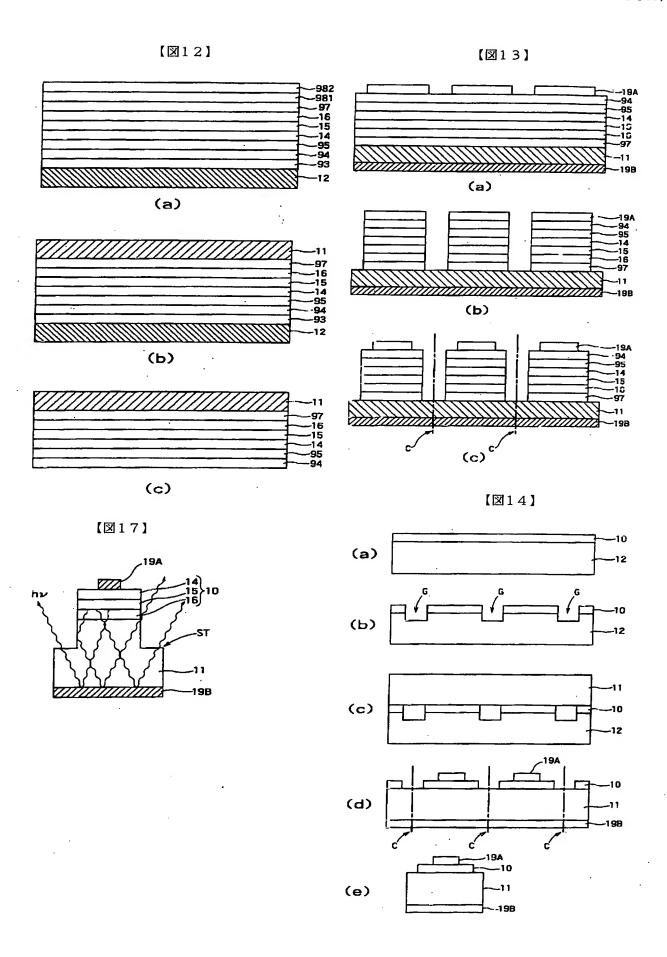
	1)式の組成比		構成比			格子定数		バンド	
番号	x	У	InP	Ali	GaP	計算值	GaAsとの比	ギャップ	備考
						(nm)		(eV)	
1	1.000	0.000	1	0	0	0.5868	1.0380	1.35	InP単体
2.	0.000	1.000	0	1	0	0.5463	0.9662	2.43	AIP単体
3	0.000	0.000	0	0	1	0.5451	0.9641	2.26	GaP単体
4	0.500	0.280	0.5	0.14	0.36	0.5661	1.0013	1.83	実施影態(2)(A) 活性層
5	U.500	1.000	0.5	0.5	0	0.5665	1.0021	1.89	実施影覧 (2)(A) タ ラッド層
6	0.500	0.043	0.5	0.0215	0.4785	0.5660	1.0011	1.81	従来例(赤)活性層
7	0.500	0.700	0.5	0.35	0.15	0.5663	1.0018	1.87	従来例(赤)クラット 層
8_	0.500	0.454	0.5	0.227	0.273	0.5062	1.0015	1.84	従来例(緑)活性層
9	0.500	1.000	0.5	0.5	0	0.5565	1.0021	1.89	従来例(緑)クラッド層
10	0.490	1.000	0.49	0.51	0	0.5661	1.0014	1.90	実施形態 (2)(B)
11	0.480	1.000	0.48	0.52	0	0.5657	1.0007	1.91	実施形態(2)(B)
12	0.470	1.000	0.47	0.53	0	0.5653	1.0000	1.92	実施形態(2)(B)
13	0.460	1.000	0.46	0.54	0	0.5649	0.9992	1.93	実施形態 (2)(B)
14	0.450	1.000	0.45	0.55	0	0.5645	0.9985	1.94	突施形態(2)(B)
15	0.440	1.000	0.44	0.56	0	0.5641	0.9978	1.96	実施形態 (2)(3)
16	0.430	1.000	0.43	0.57	0	0.5637	0.9971	1.97	実施形態 (2)(B)
17	0.420	1.000	0.42	0.58	0	0.5633	0.9964	1.98	実施形態 (2)(3)
18	0.410	1.000	0.41	0.59	0	0.5629	0.9957	1.99	実施形態 (2)(8)
19	0.400	1.000	0.4	0.6	0	0.5625	0.9949	2.00	実施形態 (2)(B)

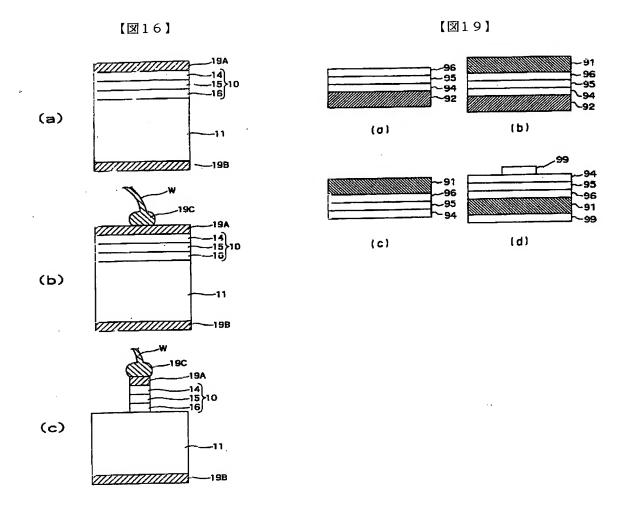












フロントページの続き

F ターム(参考) 5F041 AA03 CA34 CA37 CA74 CA77 CB15 5F045 AA04 AB11 AB18 AF04 BB12 CA09 DA53 DA62 HA16